

Systemy komputerowe (W06)

Pamięci i ich współpraca z CPU
A. Pruszkowski

SYKO Klasyfikacja typów pamięci

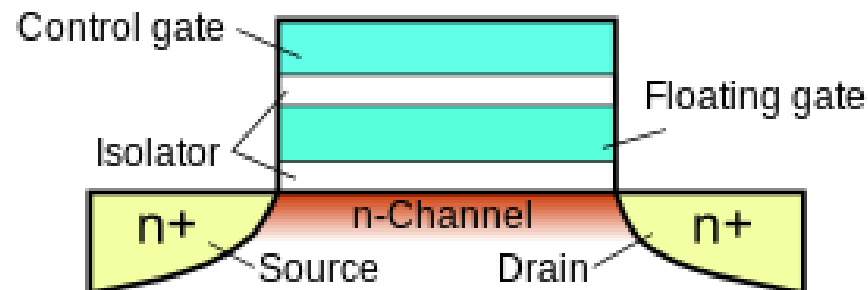
- Trwałe
 - Definicja: po zaniku zasilania nie tracą zapisanych treści
 - producent podaje gwarantowany czas przez jaki pamięć przechowuje treść
 - Podział technologii bazowych
 - ROM/PROM/EPROM/EEPROM/FLASH ROM
 - Pamięci dyskowe/optyczne
 - Inne: FRAM
- Ulotne
 - Definicja: zanik zasilania może w części lub całości zniszczyć zapisaną treść
 - stan po przywróceniu zasilania jest na ogół nie ustalony
 - Podział technologii bazowych
 - Static RAM (SRAM)
 - Dynamic RAM (DRAM)
 - pamięć potrafi utrzymać zawartość mimo braku zasilania przez bardzo krótki czas

SYKO Pamięci trwałe - ROM/PROM/EPROM

- Budowa pamięci - ROM (zwana też „Mask ROM”)
 - Pamięć programowana w procesie projektowania masek używanych w procesie produkcji pamięci
 - brak możliwość kasowania i programowania w urządzeniu
- Budowa pamięci - PROM
 - Komórka pamięciowa zawiera „bezpiecznik” przepalany podczas programowania
 - możliwe jednorazowe zaprogramowanie treści, z marginalną możliwością modyfikacji treści (przez późniejsze przepalenie nie „tkniętych” bezpieczników)
- Budowa pamięci - EPROM
 - Chwilowe przebicie bramki tranzystora MOS umożliwia jej naładowanie ładunkiem który tam jest odtąd uwięziony i wyznacza stan komórki - wymagane wyższe napięcie ($\sim 21V$)
 - Odprowadzenie ładunków z wszystkich komórek(!) możliwe wyłącznie poprzez naświetlenie przez specjalne okienko promieniami UV

SYKO Pamięci trwałe - EEPROM

- Budowa pamięci
 - Pływająca bramka może uwięzić ładunek - podobnie jak w EPROM
 - Ładunek ten można usunąć za pomocą odpowiednio przyłożonego napięcia
- Tryby pracy/szybkości
 - Podstawa pracy: kasowanie (zmiana zawartości na „1”) i wpisywanie do komórek żądanych wartości („1” pozostaje nie tknięte, wpisuje się tylko „0”)
 - Kasowanie
 - typowo pamięć kasowana jest w całości, może być „wbudowane” w operacje zapisu
 - procedura czasochłonna - specjalny „pin” (np.: IO7) lub specjalny rejestr (może być czytany w dowolnym momencie) wskazuje koniec operacji

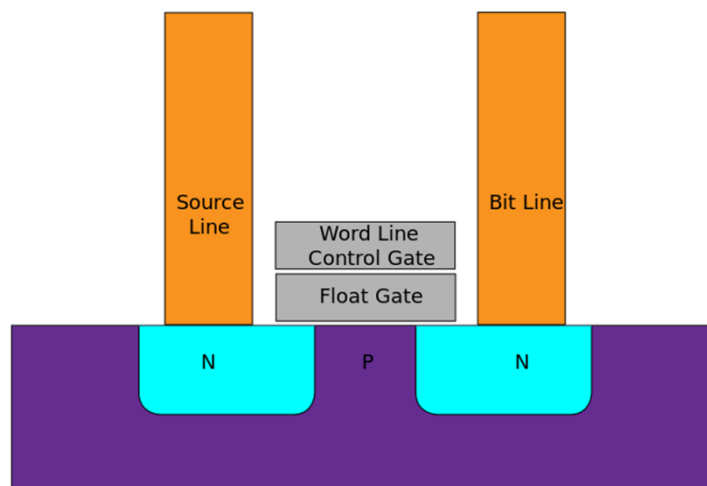


SYKO Pamięci trwałe - EEPROM

- Energochłonność operacji
 - CAT24C512: 1mA - odczyt, 2,5mA - zapis, 2uA - spoczynek
 - AT28C010: 40mA - producent nie specyfikuje typu operacji, 200uA - spoczynek
 - AT24CM02: 2mA - odczyt, 3mA - zapis, 6uA - spoczynek
- Trwałość przy kasowaniu
 - ATmega328P: 10^5 cykli
 - CAT24C512: 10^6 cykli
 - AT28C010: $10^4..10^5$ cykli
 - AT24CM02: 10^6 cykli
- Parametry przykładowych modułów
 - Pojemność: 64B...64KB(CAT24C512), 1024B(ATmega328P), 128KB(AT28C010), 256KB(AT24CM02 - pamięć o największej pojemności)

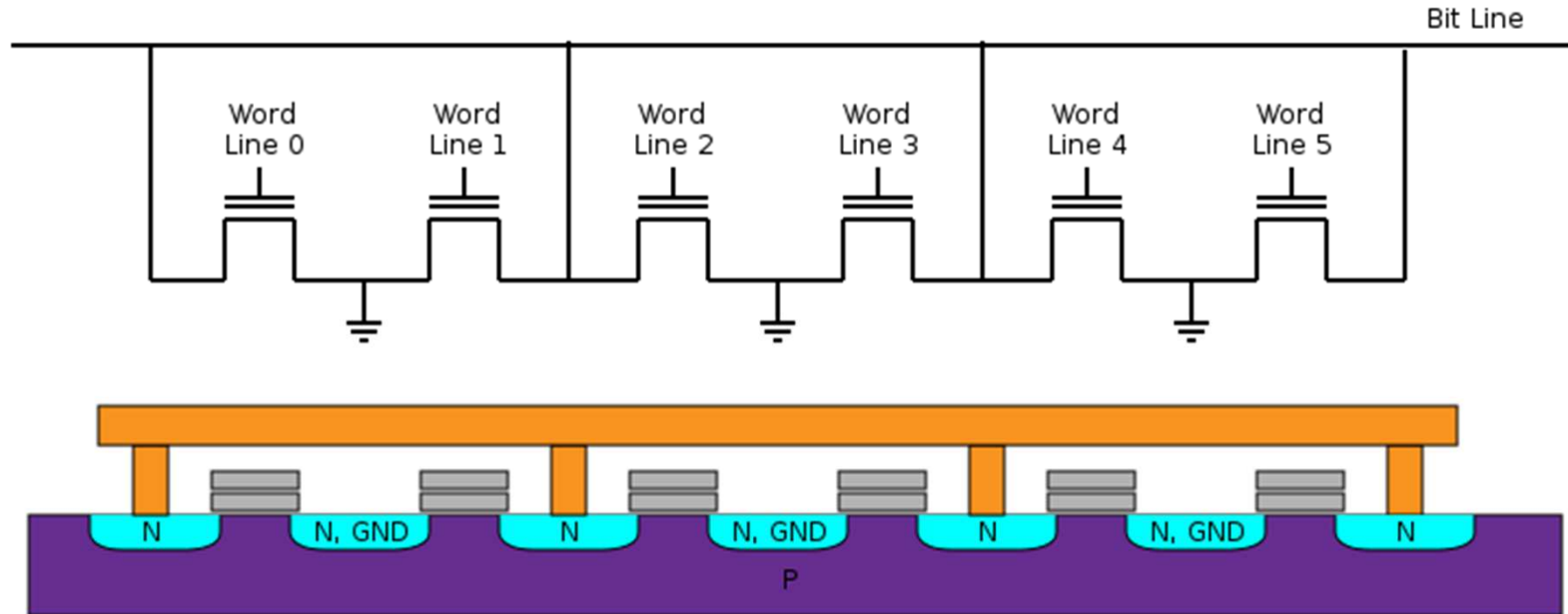
SYKO Pamięci trwałe – FLASH ROM

- Budowa pamięci
 - Komórka pamięci zbudowana w oparciu o tranzystor MOS z pływającą bramką
 - Technologia wywodzi się z pamięci EEPROM i EPROM
 - Zawierają wbudowane przetwornice podwyższające napięcie
 - brak elementów zewnętrznych jest okupione małą jej efektywnością energetyczną
 - Ze względu na budowę istnieją dwa typy: NOR i NAND



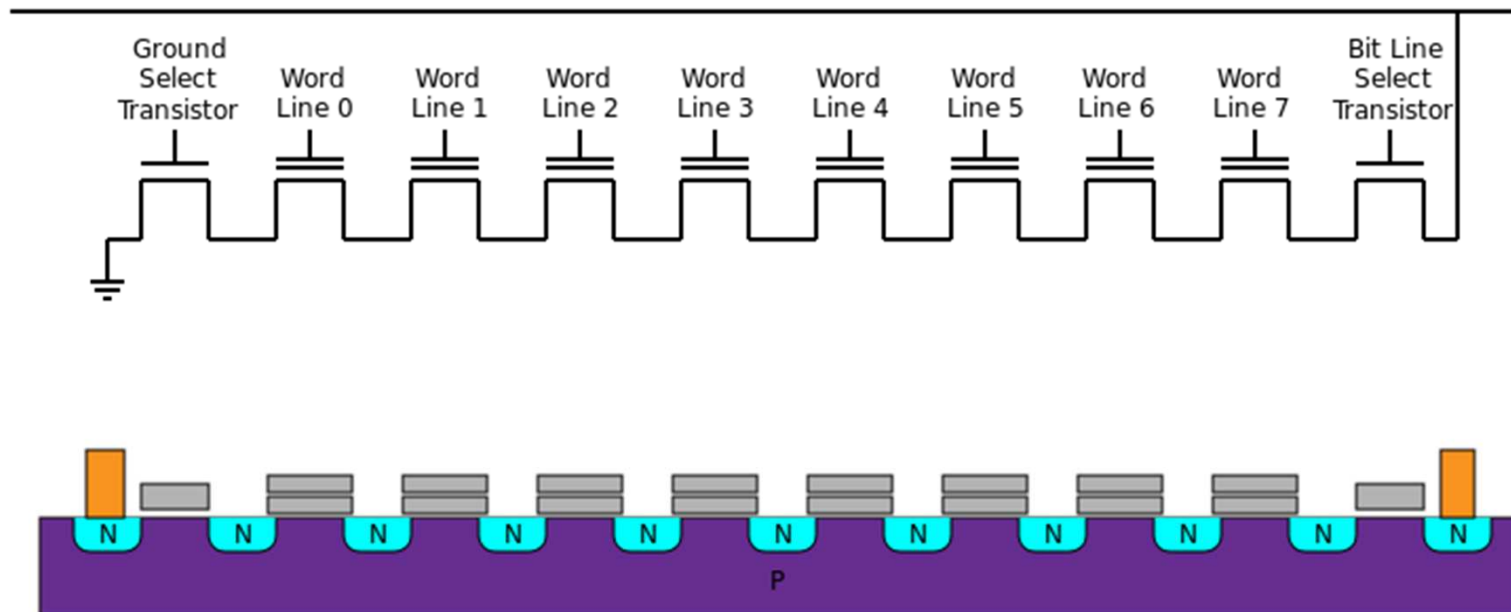
SYKO Pamięci trwałe – FLASH ROM

- Budowa pamięci - NOR
 - Bezpośredni dostęp do każdej komórki pamięci
 - Szybka operacja czytania, długie czasy zapisu i kasowania
 - Dobrze sprawdza się jako pamięć „firmware” (sporadycznie modyfikowanie)
 - Trwałość: $10^5..10^6$ cykli kasowania
 - Mała gęstość komórek



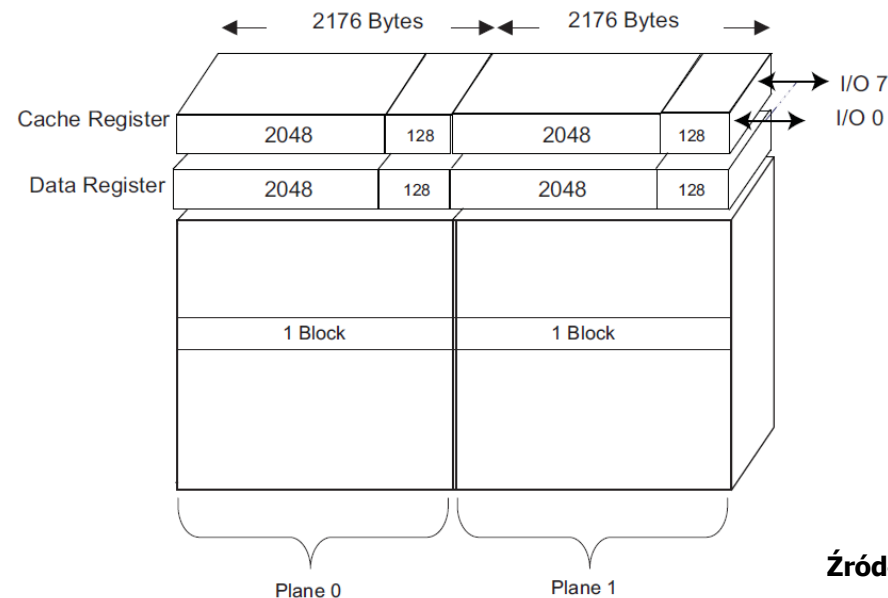
SYKO Pamięci trwałe – FLASH ROM

- Budowa pamięci - NAND
 - Sekwencyjny dostęp do komórek pamięci (cała strona)
 - Wolniejszy odczyt, szybsze czasy zapisu i kasowania
 - Dobrze sprawdza się jako pamięć masowa
 - Trwałość: $<10^6$ cykli kasowania (tylko SLC)
 - Duża gęstość komórek



SYKO Pamięci trwałe – FLASH ROM

- Parametry przykładowych modułów - S34ML04G2
 - napięcie pracy: 2,7...3,3V
 - pobory prądu:
 - faza włączania: 50mA
 - czytanie/pisanie/kasowanie: <30mA
 - uśpienie: 1mA(/CE zgodne z stanem „1” TTL), 50uA(gdy /CE bliskie VCC)
 - organizacja: 2x plane, plane: 2048 Bloków, Blok: 64 strony, Strona: 2176B (treść: 2048B + spare: 128B)

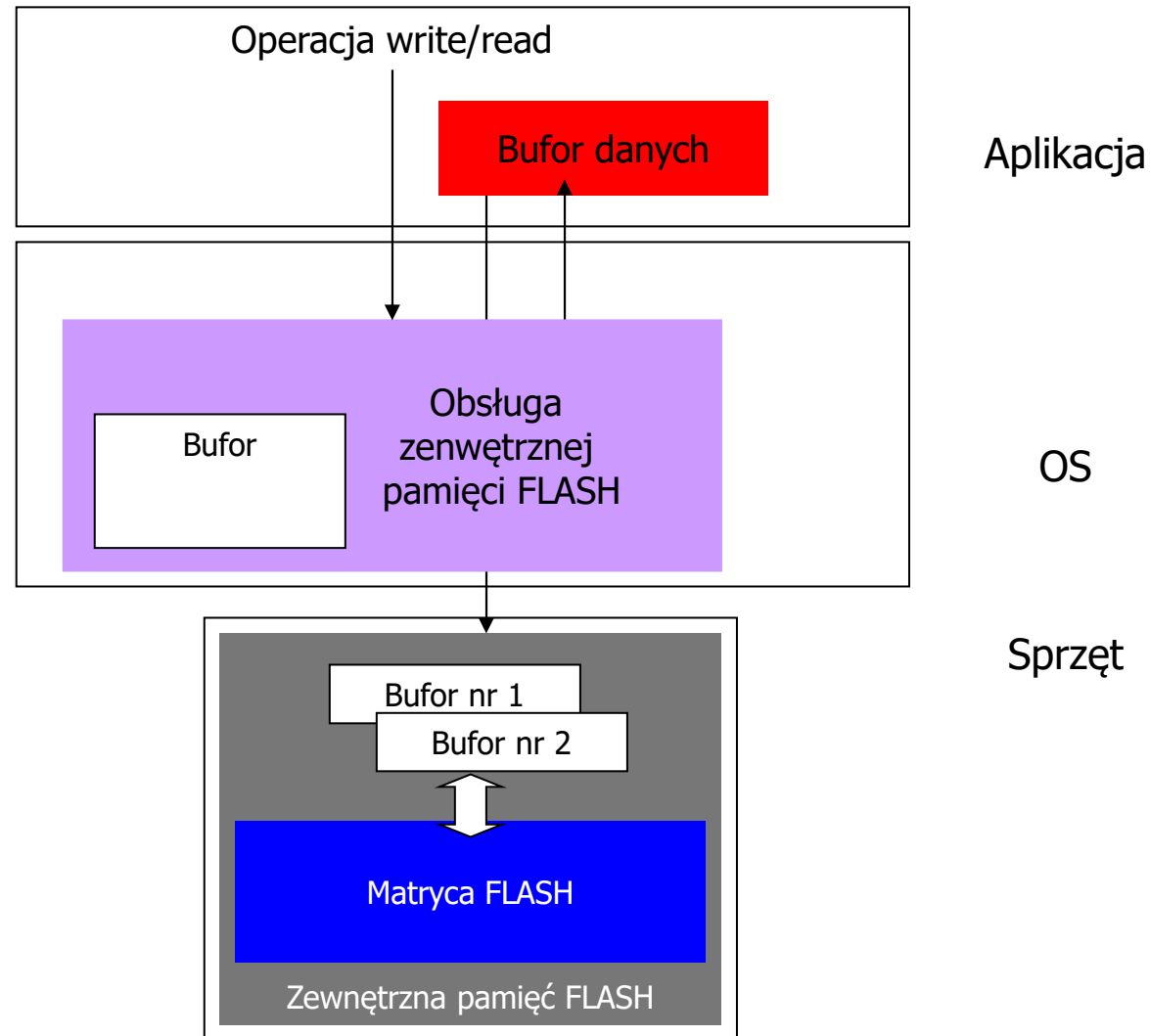


SYKO Pamięci trwałe – FLASH ROM

- Parametry przykładowych modułów - S34ML04G2, cd.
 - trwałość: 10^6
 - czytanie strony: 25us
 - programowanie strony: 300us
 - kasowanie bloku: 3ms
 - operacje równoległe dla każdej części (plane) - zwiększają wydajność
- W projektach IoT warte rozważenia są pamięci micro-SD: będące hybrydą pamięci i mikrokontrolera jej obsługujące
 - zainstalowane w tych MCU są specjalne komponenty (wielokanałowe DMA, obliczanie CRC/ECC, ...) zwiększające wydajność operacji

SYKO Pamięci trwałe – FLASH ROM

- Współpraca z zewnętrznymi pamięciami FLASH



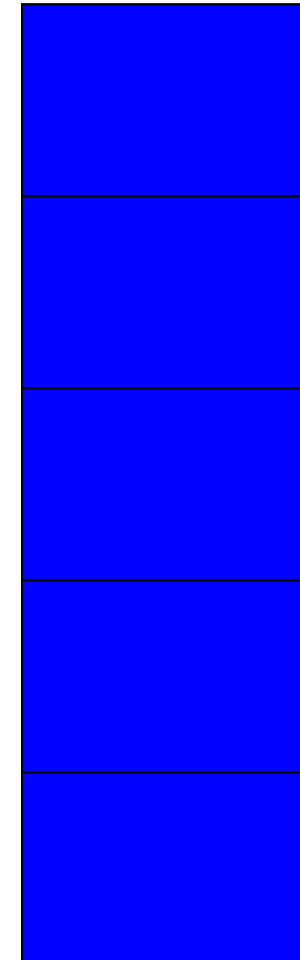
SYKO Pamięci trwałe – FLASH ROM

- Współpraca z zewnętrznymi pamięciami FLASH, cd.
 - Bloki i strony w typowych pamięciach FLASH
 - podstawowa jednostka kasowania - blok/sektor
 - podstawowa jednostka zapisu - strona

Przykłady z typowych wielkości

- ST25P80
 - pojemność 1MB, blok/sektor 128KB, strona 256B
- AT45DB041
 - pojemność 512KB, blok/sektor 256B, strona 256B

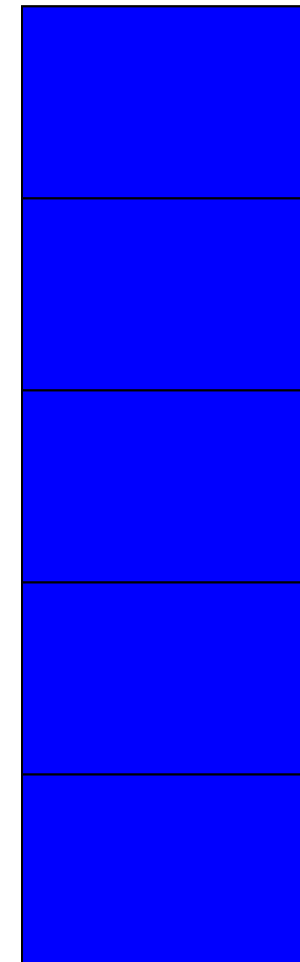
Pamięć Flash



SYKO Pamięci trwałe – FLASH ROM

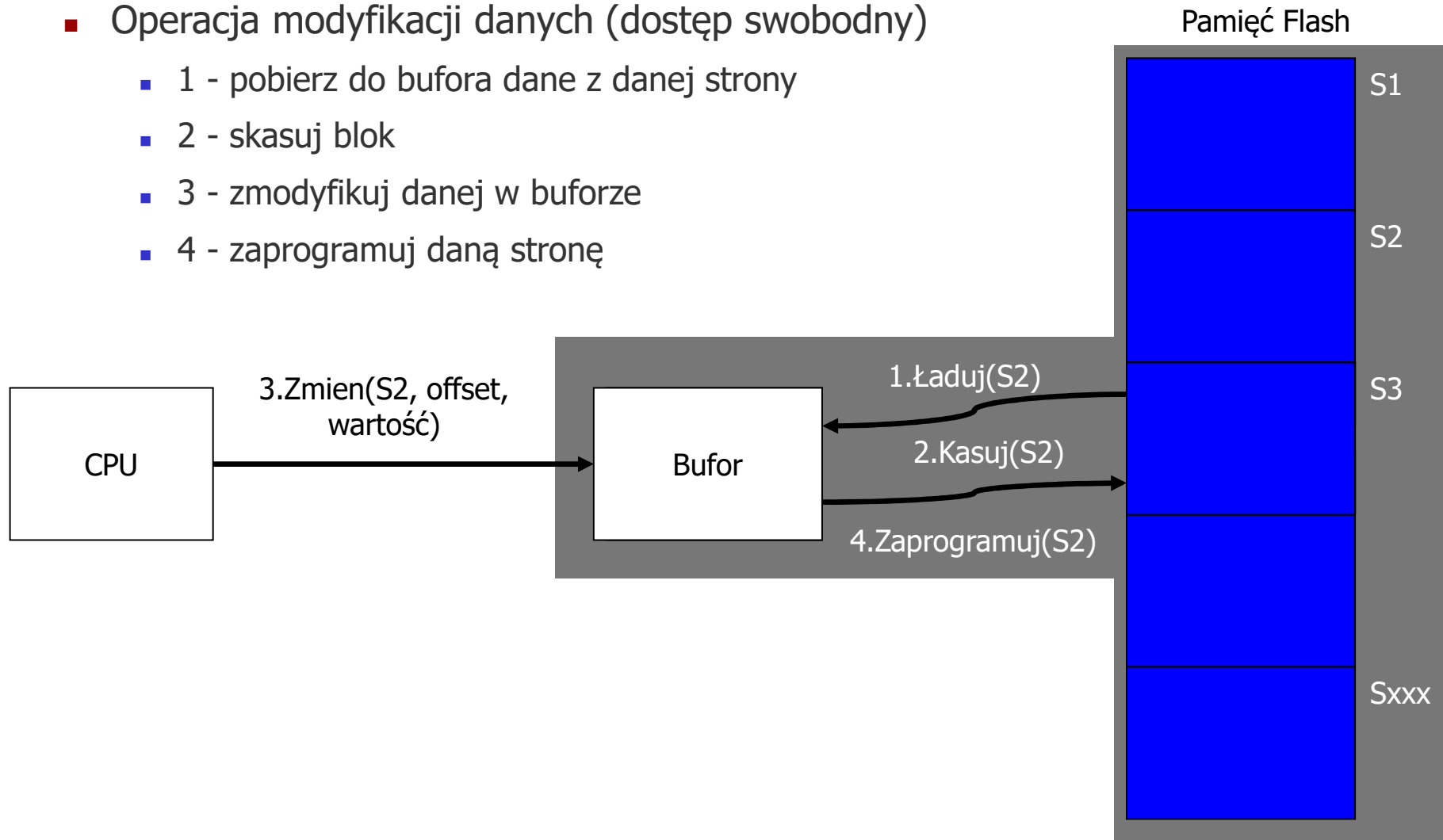
- Współpraca z zewnętrznymi pamięciami FLASH, cd.
 - Bloki i strony w typowych pamięciach FLASH
 - Podstawowa jednostka
 - kasowania - blok (lub inna nazwa: sektor)
 - zapisu - strona
 - Przykłady wybranych pamięci
 - AT45DB041
 - pojemność 512KB, blok/sektor 256B, strona 256B
 - ST25P80
 - pojemność 1MB, blok/sektor 128KB, strona 256B
 - GD25Q128C
 - pojemność 128MB, blok/sektor 64KB, strona 256B
 - GD5F2GQ4UCFIG
 - pojemność 2GB, blok/sektor 128K+8KB, strona 2KB+128B
 - W25Q32
 - pojemność 4GB, blok 64KB, sektor 4KB, strona 256B

Flash memory



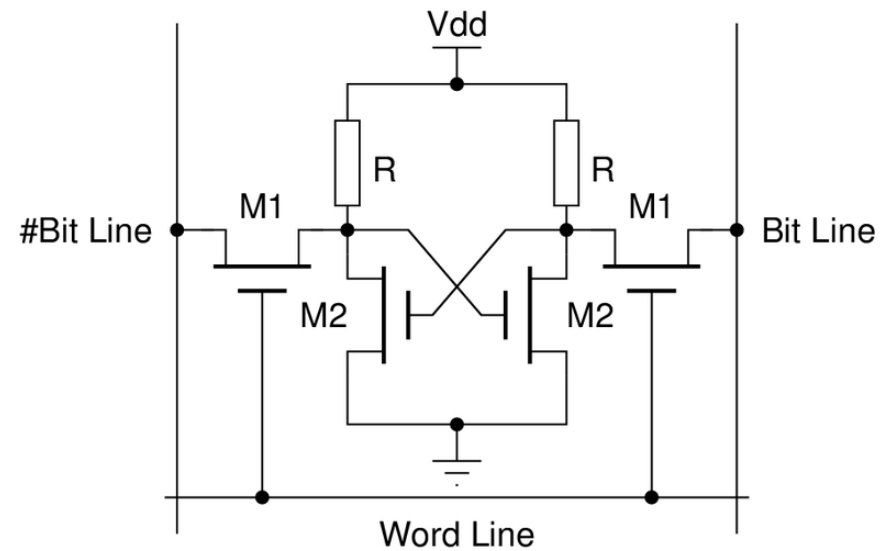
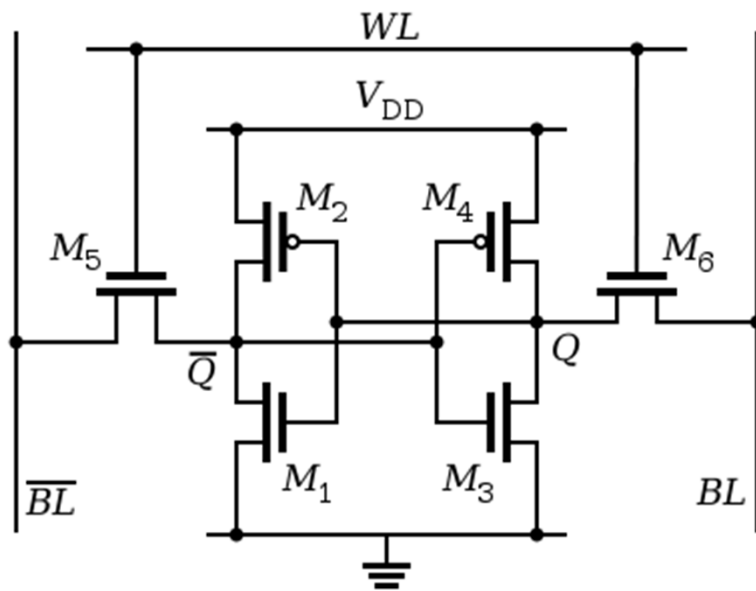
SYKO Pamięci trwałe – FLASH ROM

- Bloki i strony w typowych pamięciach FLASH
 - Operacja modyfikacji danych (dostęp swobodny)
 - 1 - pobierz do bufora dane z danej strony
 - 2 - skasuj blok
 - 3 - zmodyfikuj danej w buforze
 - 4 - zaprogramuj daną stronę



SYKO Pamięci ulotne - SRAM

- Budowa pamięci
 - element pamięciowy to przerzutnik
 - typowo zbudowany z 6/4 tranzystorów
 - treść po włączeniu zasilania nie określona
 - wysoka szybkość operacji zapisu/odczytu

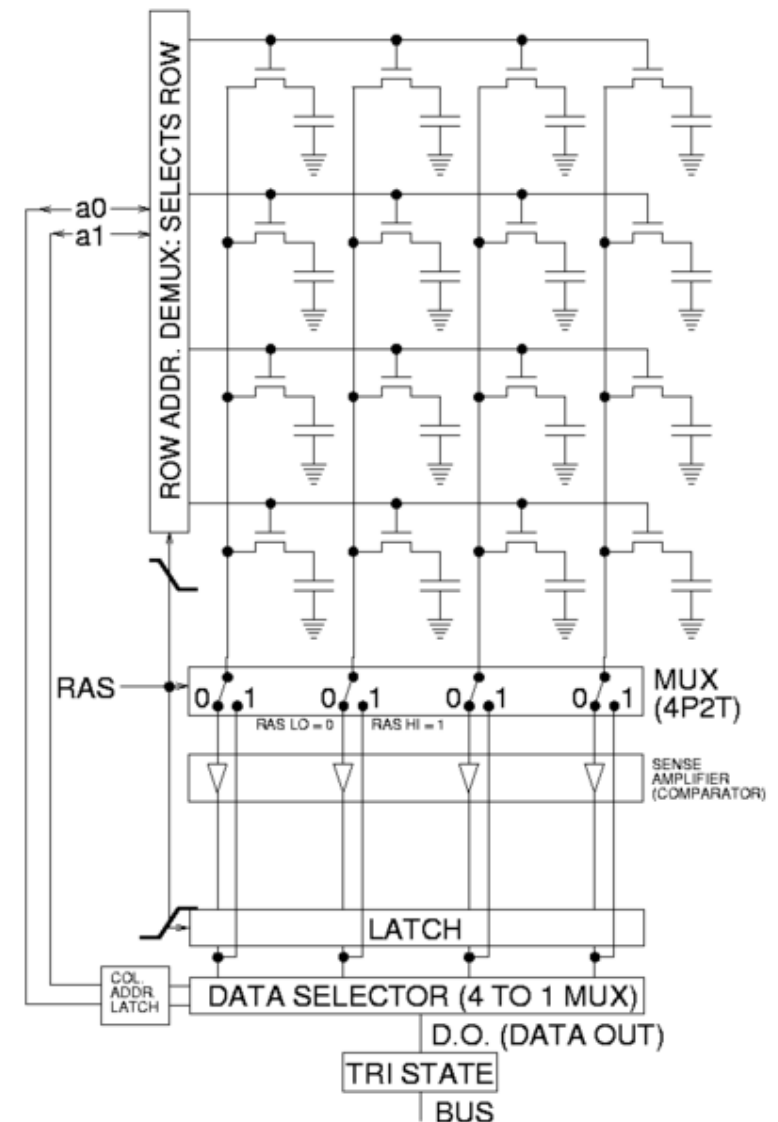
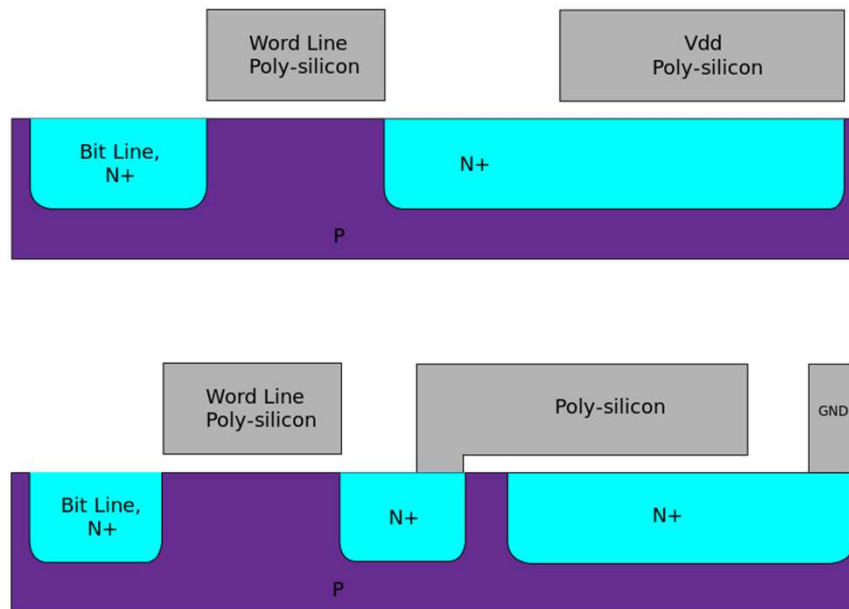


SYKO Pamięci ulotne - SRAM

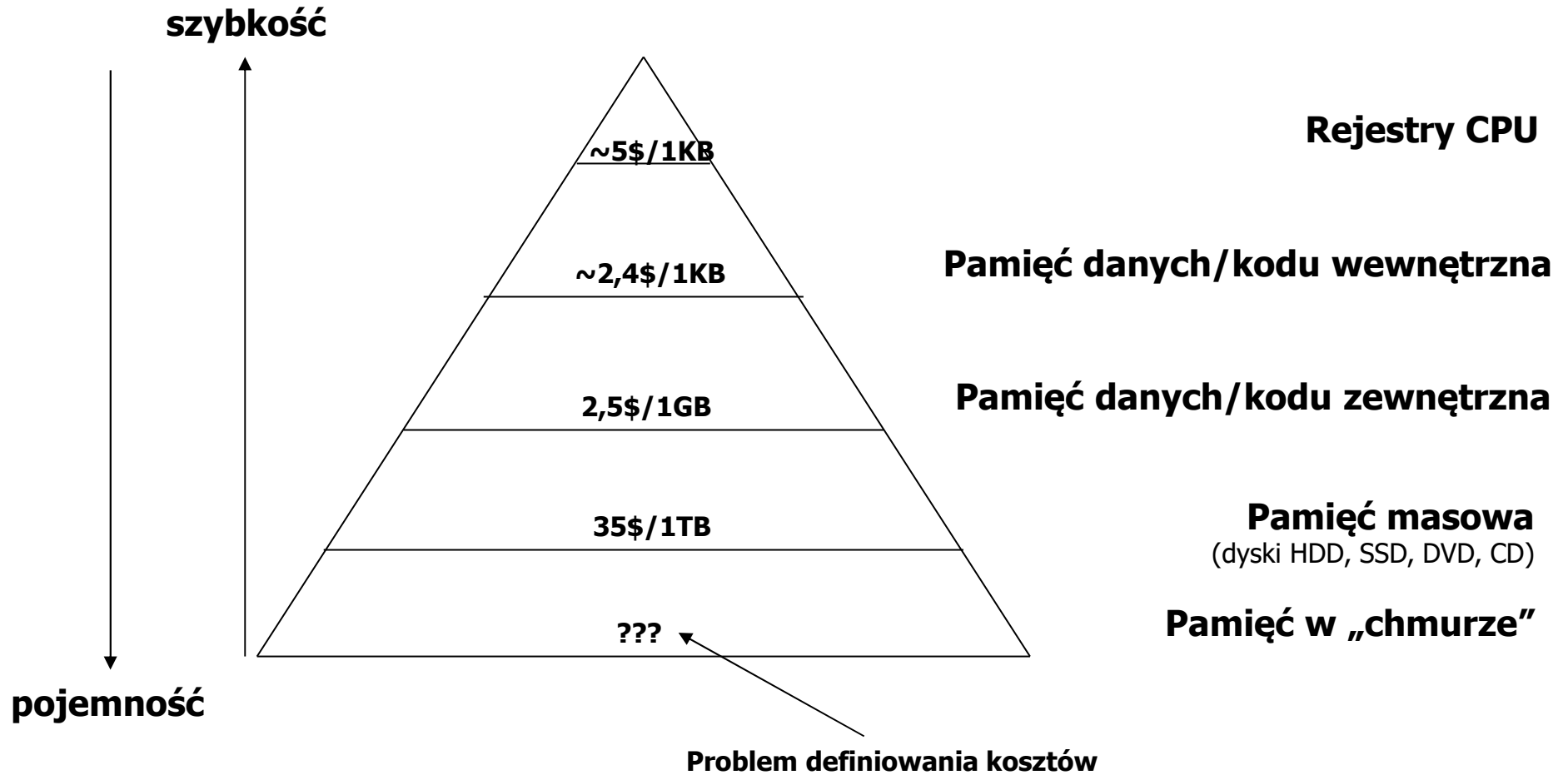
- Parametry przykładowych modułów
 - Obecnie występują jako pojedyncze moduły w wersjach Dual-port - GS82582Q18GE
 - napięcie pracy: 1,7...1,9V, 16M słów x 18bitów, czasy dostępu <4ns (dostęp sekwencyjny), pobory prądów zapis/odczyt: ~1A(!), uśpienie: 0,5A(!)
 - Nieliczne moduły można podłączać via SPI/I2C - 23LC1024T
 - napięcie pracy: 2,5...5V, 128KB (32B strony), czasy dostępu - wyznacza transfer SPI, pobory prądów zapis/odczyt: 10mA, uśpienie: <10uA (utrzymanie danych możliwe przy zasilaniu >1V)
 - SRAM wbudowane w MCU
 - ATmega328p: 2KB - przechowywanie w uśpieniu: już od 0,1uA
 - MSP430Fxxx: od 256B...10KB - przechowywanie w uśpieniu: już od 0,1uA

SYKO Pamięci ulotne - DRAM

- Budowa pamięci
 - Przechowywanie danych - w pojemności sterowanej tranzystorem MOS
 - Problem upływności pojemności obchodzone cyklicznym odświeżaniem



SYKO Hierarchia pamięci w mikrokontrolerach



Dekoder pamięci

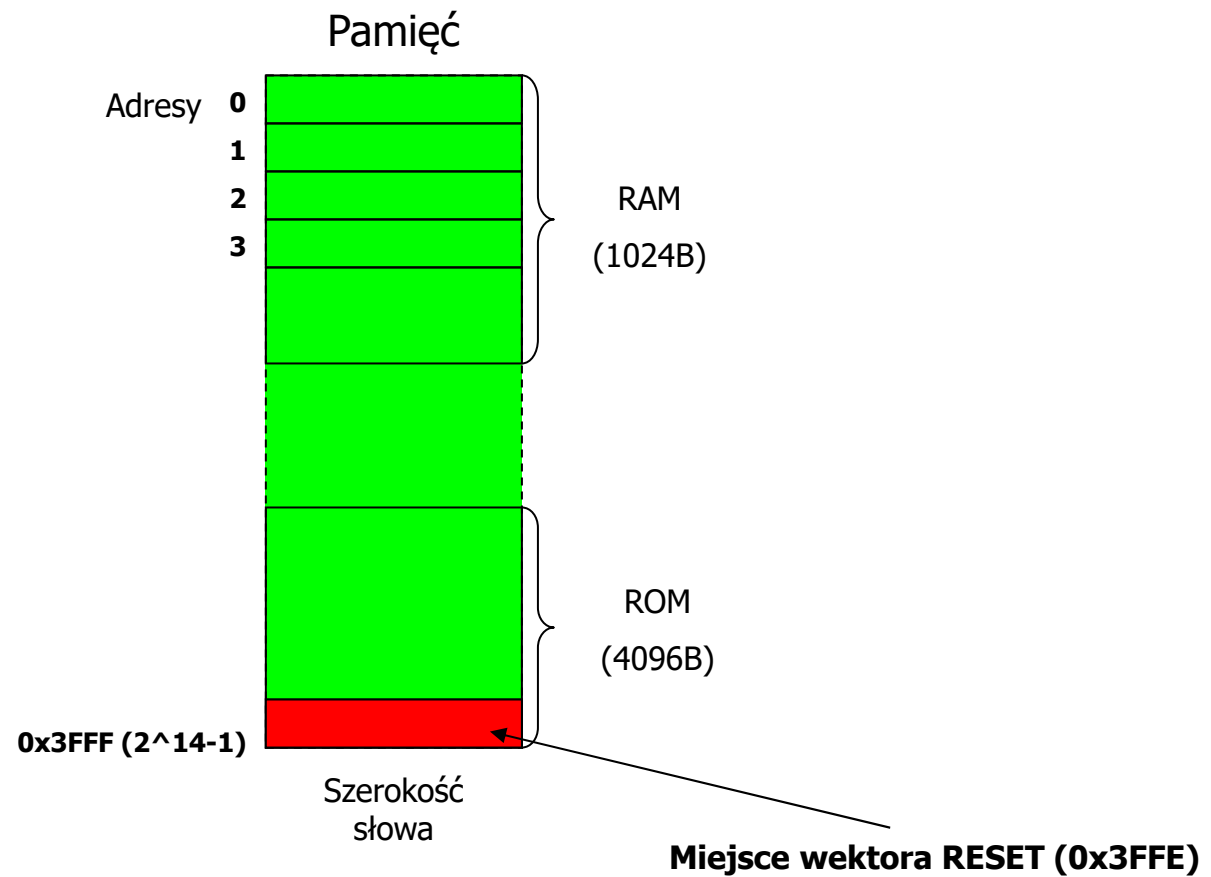
SYKO Dekoder pamięci

■ Założenia

- Architektura pamięci: Von Neumana
- Wielkość magistrali danych CPU: 8bitów
- Liczba bitów PC: 14bitów
- Wielkość modułu ROM: 4096B
- Wielkość modułu RAM: 1024B
- Wektor RESET w CPU pod adresem: 0x3FFE (16382)
- Brak innych urządzeń w przestrzeni pamięciowej

SYKO Dekoder pamięci

- Mapa pamięci (bez zachowania skali)



SYKO Dekoder pamięci

■ Podsumowanie sygnałów elektrycznych

■ CPU

- Adresy: 13...0 (liczba bitów PC)
- Dane: 7...0 (wielkość magistrali danych CPU)
- Sterujące: /MEMR (=MBRD), /MEMW (=MBWR)

■ ROM

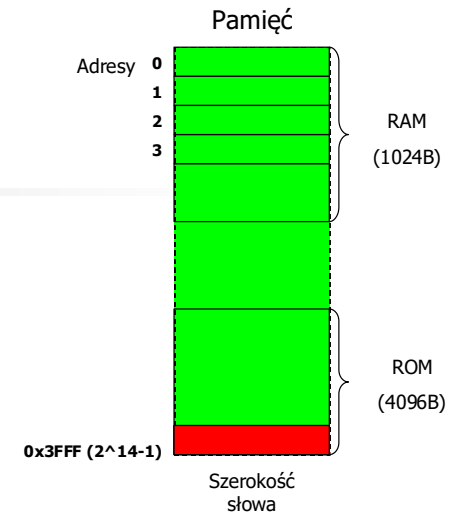
- Adresy: 11...0 (do CPU - adresy: A11-A11, A10-A10, ...)
- Dane: 7...0 (do CPU - dane: D7-D7, D6-D6, ...)
- Sterujące: /CS, /OE

■ RAM

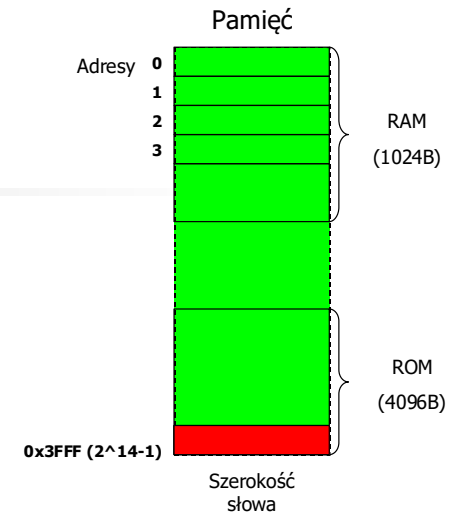
- Adresy: 9...0 (do CPU - adresy: A9-A9, A8-A8, ...)
- Dane: 7...0 (do CPU - dane: D7-D7, D6-D6, ...)
- Sterujące: /CS, /OE, R/W

■ Zatem najprostszy podział przestrzeni to:

- ROM aktywny gdy A13 i A12 są „1”
- RAM aktywny gdy A13 i A12 są „0”



SYKO Dekoder pamięci



- Tabela prawdy (po wstępnym uproszczeniu)
 - np.: /MEMW i /MEMR gdy „1” to nie są istotne

A13	A12	/MEMW	/MEMR	/CS _{ROM}	/OE _{ROM}	/CS _{RAM}	/OE _{RAM}	R/W	Opis
1	1	0	0	1	1	1	1	1	<i>Nie wystąpi!!!</i>
1	1	0	1	1	1	1	1	1	NOP
1	1	1	0	0	0	1	1	1	Odczyt z ROM
0	0	0	0	1	1	1	1	1	<i>Nie wystąpi!!!</i>
0	0	0	1	1	1	0	1	0	Zapis do RAM
0	0	1	0	1	1	0	0	1	Odczyt z RAM
x	x	1	1	1	1	1	1	1	NOP
0	1	x	x	1	1	1	1	1	NOP
1	0	x	x	1	1	1	1	1	NOP

x - stan nieznaczący

Stąd:

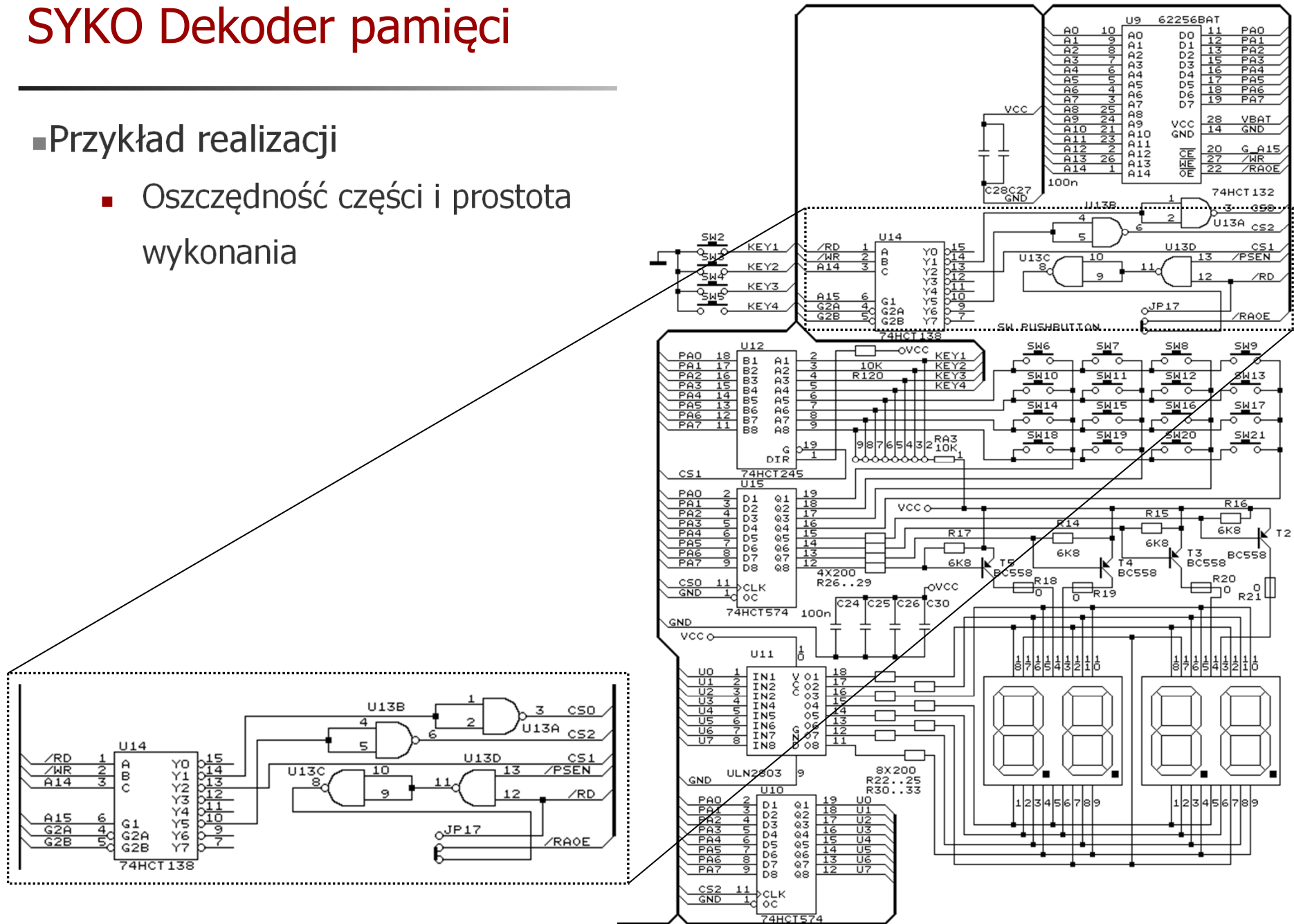
$$/CS_{ROM} = /OE_{ROM} = /(A13 * A12 * /MEMW * !/MEMR)$$

$$/CS_{RAM} = !(A13 * !A12 * !/MEMW * /MEMR + !A13 * !A12 * /MEMW * !/MEMR)$$

$$/OE_{RAM} = !(A13 * !A12 * /MEMW * !/MEMR)$$

SYKO Dekoder pamięci

- Przykład realizacji
 - Oszczędność części i prostota wykonania



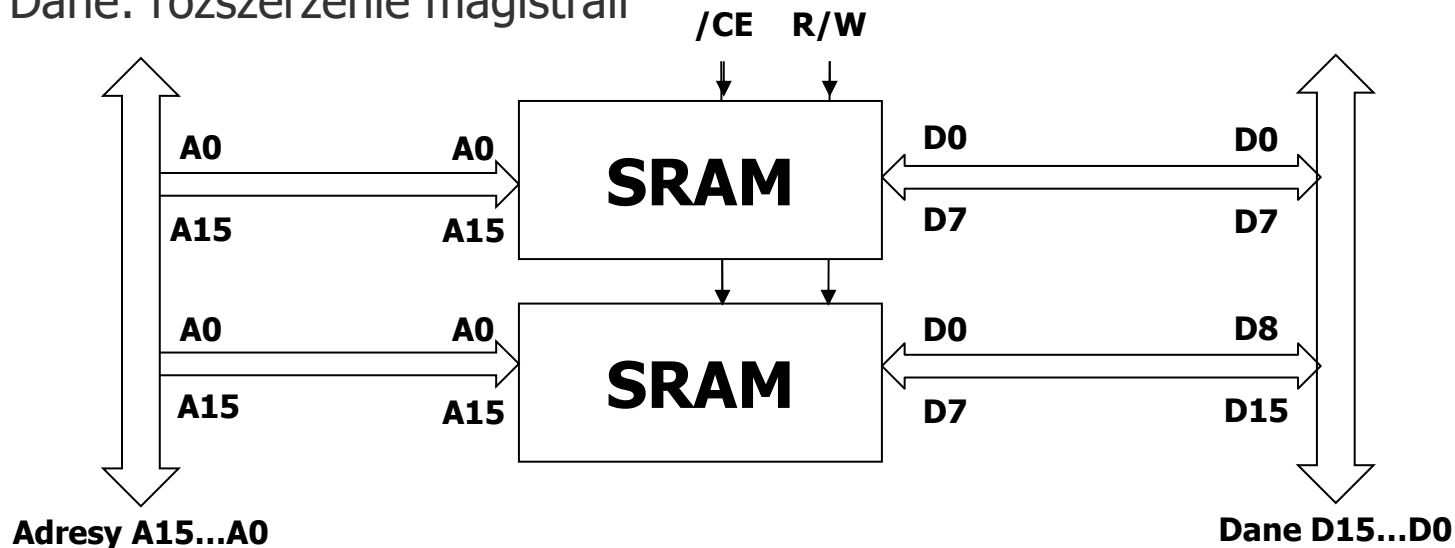
Łączenie pamięci

SYKO Łączenie pamięci

- Zwiększenie szerokości magistrali danych
- Zwiększenie obsługiwanej przestrzeni
- Zwiększenie szybkości

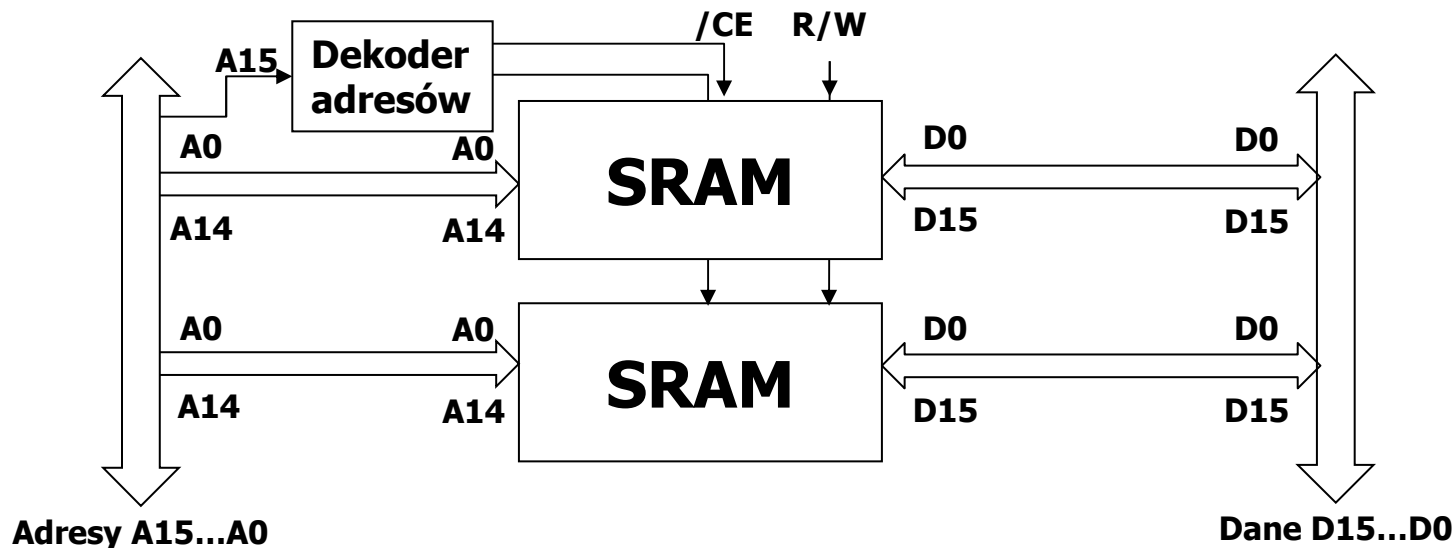
SYKO Łączenie pamięci

- Zwiększenie szerokości magistrali danych
 - Warunek: łączone moduły pamięciowe muszą być
 - tej samej technologii: rodzaj pamięci (SRAM z SRAM, DRAM z DRAM), czas dostępu, ...
 - łączenie pamięci złożonych np.: Flash ROM może być utrudnione - są one specyficznym kontrolerem wyposażonym w matrycę pamięciową
 - tej samej wielkości lub wielkość będzie równa wielkości najmniejszego modułu
 - Adresy i sterowanie: łączymy równoległe (A0 z A0, ..., A15 z A15, /CE z /CE, ...)
 - Dane: rozszerzenie magistrali



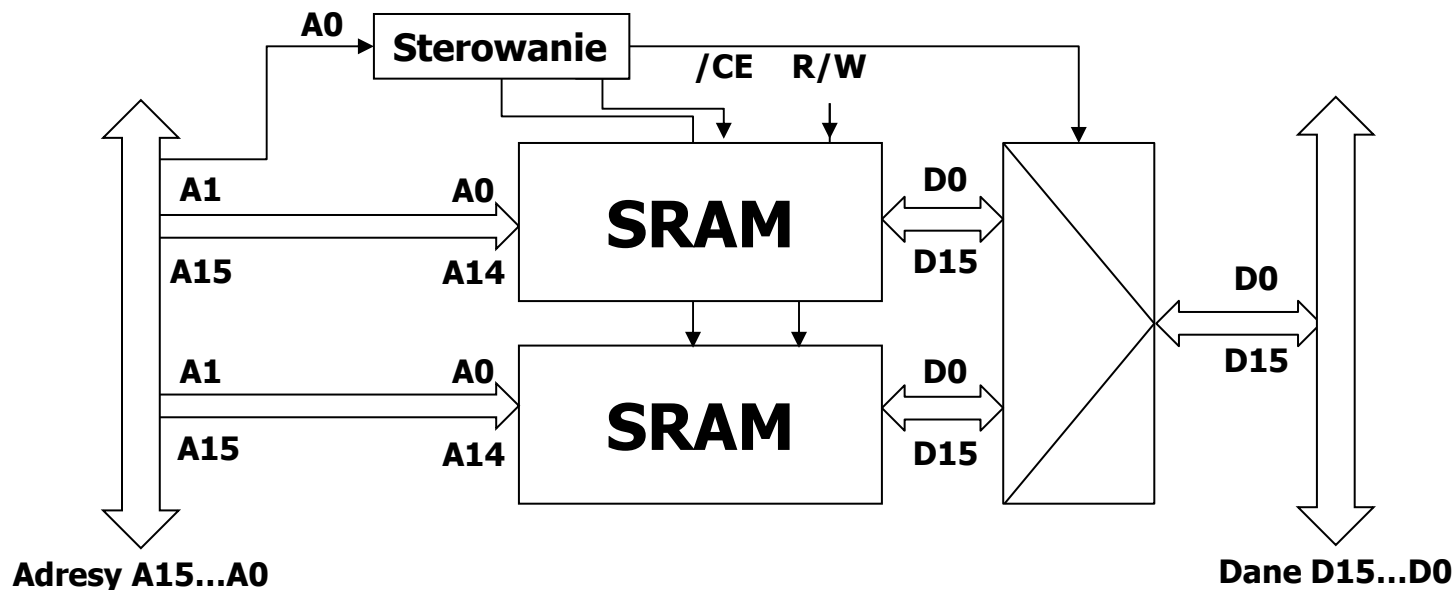
SYKO Łączenie pamięci

- Zwiększenie obsługiwanej przestrzeni
 - Warunek: jak przy łączeniu dla zwiększenia szerokości magistrali danych
 - Dane: łączymy równoległe (D0 z D0, D1 z D1,...)
 - Adresy: łączymy równoległe (A0 z A0, A1 z A1,...) brakujące w module pamięci adresy wchodzą na dekodery adresów
 - W tym podejściu dla podanego na magistrali adresowej adresu pracuje tylko jeden moduł pamięci SRAM



SYKO Łączenie pamięci

- Zwiększenie szybkości
 - Do uzyskania przez przekierowaniu dostępu do kolejnych lokacji tak aby trafiły do różnych modułów pamięciowych
 - Blok oznaczony „sterowanie” dekoduje w tym przypadku na bazie A15 który moduł wybrać
 - W tym podejściu oba moduły pamięci SRAM pracują równolegle(!)
 - Takie podejście wprowadza większy czas dostępu dla pierwszego podanego adresu (górny moduł) a mniejszy dla następnego (dolny moduł zdążył gdy pierwszy pracował)



Tryby pracy i odświeżanie pamięci dynamicznych

SYKO Typy pamięci dynamicznych

- Pamięci DRAM typu
 - Asynchroniczne - bez synchronizacji z magistralą systemową
 - FPM DRAM (Fast Page Mode DRAM)
 - wersja podstawowa, szybsze odwołania w jednym wierszu (strony) - bez konieczności adresowania numeru wiersza podczas czytania kolejnych lokacji w tym wierszu
 - EDO RAM (Extended Data Output RAM)
 - wersja ulepszona o możliwość rozpoczęcia nowego cyklu podczas kończenia poprzedniego – czytamy/piszemy do obecnej lokacji ustawiając równocześnie nową lokację
 - BEDO DRAM (Burst EDO DRAM)
 - wersja pozwalająca na seryjny transfer danych - wbudowany w pamięć licznik adresujący kolejne lokacje w wierszu

SYKO Typy pamięci dynamicznych

- Pamięci DRAM typy, cd.
 - Synchroniczne DRAM (SDRAM) – zsynchronizowane z magistralą systemową
 - Wprowadzały
 - praca z przepływem
 - możliwość równoczesnego pisania do jednego banku gdy czytamy z innego
 - bank w opisie pamięci zaznacza się jako xN, gdzie N to liczba tablic tworzących jeden bank
 - wprowadzono także pojęcie „Rank” – określa liczbę zbiorów bloków mogących działać wspólnie
 - transfer pakietowy (burst)
 - po ustaleniu adresu możliwość dostępu do sąsiednich lokacji – wsparcie dla pamięci podręcznych ładujących cały blok
 - obsługa równoczesna wielu banków (typowo do czterech)
 - Tryby pracy
 - SDR (Single Data Rate)
 - dane przesyłane przy każdym narastającym zboczku sygnału zegarowego
 - DDR (Double Data Rate)
 - dane przesyłane przy narastającym i opadającym zboczku sygnału zegarowego (zwiększenie przepustowości)
 - DDR2, DDR3, DDR4 – zwiększają transfer przesyłając x2, x4, x8 więcej informacji w jednym takcie zegara
 - QDR - zegary wielofazowe

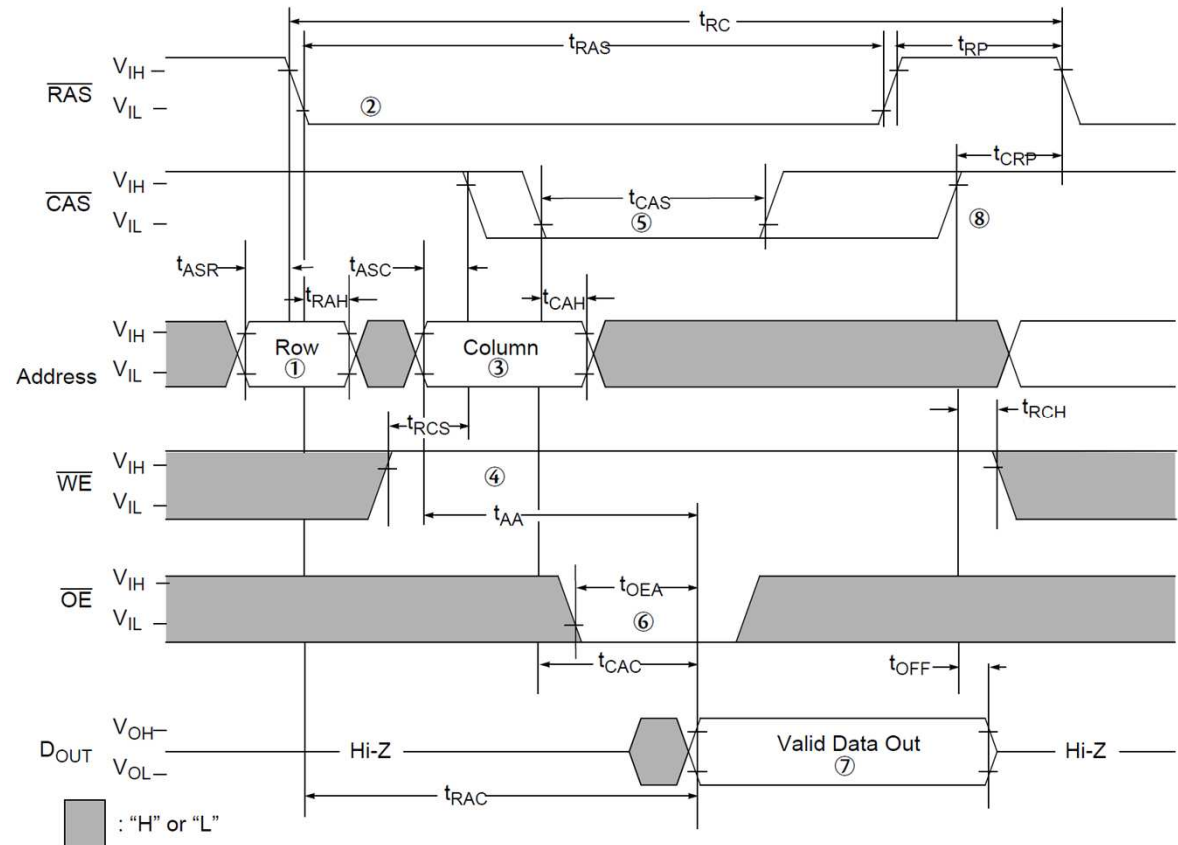
SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Cykl odczytu pamięci dynamicznej
 - Definicje
 - T_A – czas dostępu: od wystawienia adresu do pojawienia się danych
 - T_C – czas cyklu: od wystawienia adresu do następnego cyklu adresowego
 - T_A i T_C mogą być różne
 - R_T – szybkość transferu ($1/T_C$)
 - Transfer N jednostek informacji: $T_A + N * T_C$

SYKO Tryby pracy i odświeżanie pamięci dynamicznych

■ Cykl odczytu z pamięci dynamicznej

- T_{ASR} – od adresu wiersza do sygnału /RAS
- T_{ASC} – od adresu kolumny do /CAS
- T_{RAC} – do adresu wiersza do danych
- T_{AA} – od ostatniej części adresu do danych
- T_{RC} – czas cyklu

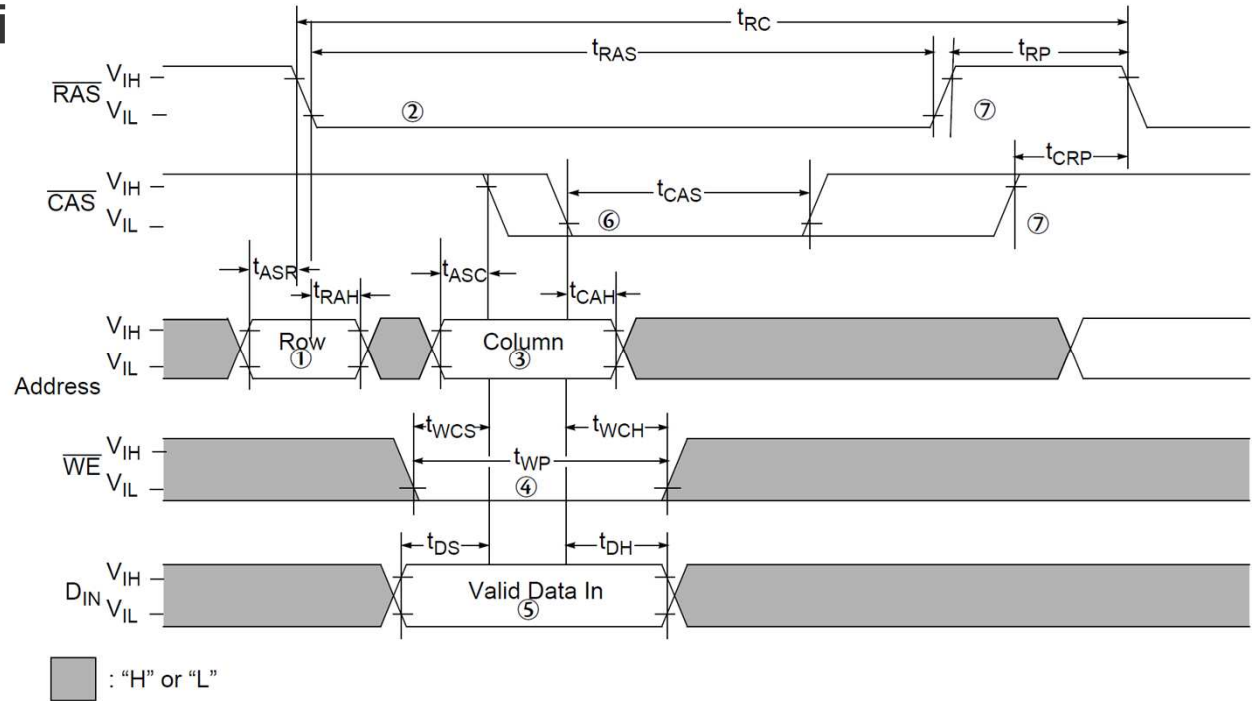


1 – wystawienie adresu wiersza (Address), 2 – zatrzaśnięcie wiersza (/RAS), 3 – wystawienie adresu kolumny (Address), 4 – ustalenie typu operacji (/WE), 5 – zatrzaśnięcie adresu kolumny (/CAS), 6 – uaktywnienie wyjścia pamięci (/OE), 7 – wyprowadzenie treści na magistralę danych (Dout), 8 – zdjęcie sygnałów (/CAS, /RAS, Dout=Z)

SYKO Tryby pracy i odświeżanie pamięci dynamicznych

■ Cykl zapisu do pamięci dynamicznej

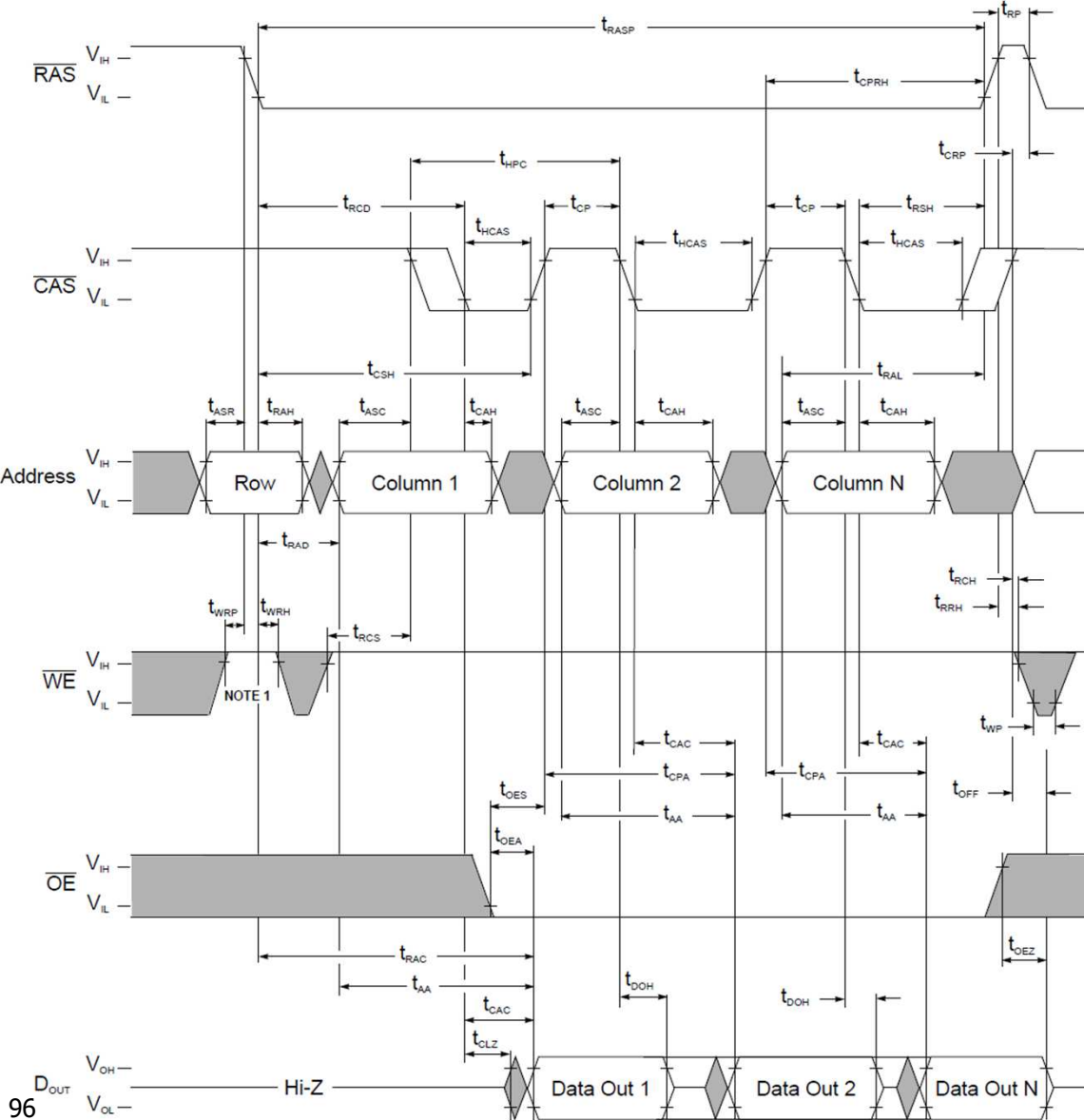
- T_{ASR} – od adresu wiersza do sygnału /RAS
- T_{ASC} – od adresu kolumny do /CAS
- T_{RC} – czas cyklu



1 – wystawienie adresu wiersza (Address), 2 – zatrzaśnięcie wiersza (\overline{RAS}), 3 – wystawienie adresu kolumny (Address), 4 – ustalenie typu operacji (\overline{WE}), 5 – pojawienie się danych do zapisania do pamięci (D_{in}), 6 – zatrzaśnięcie adresu kolumny (\overline{CAS}), 7 – zdjęcie sygnałów (\overline{CAS} , \overline{RAS})

SYKO Tryby pracy i odświeżanie pamięci dynamicznych

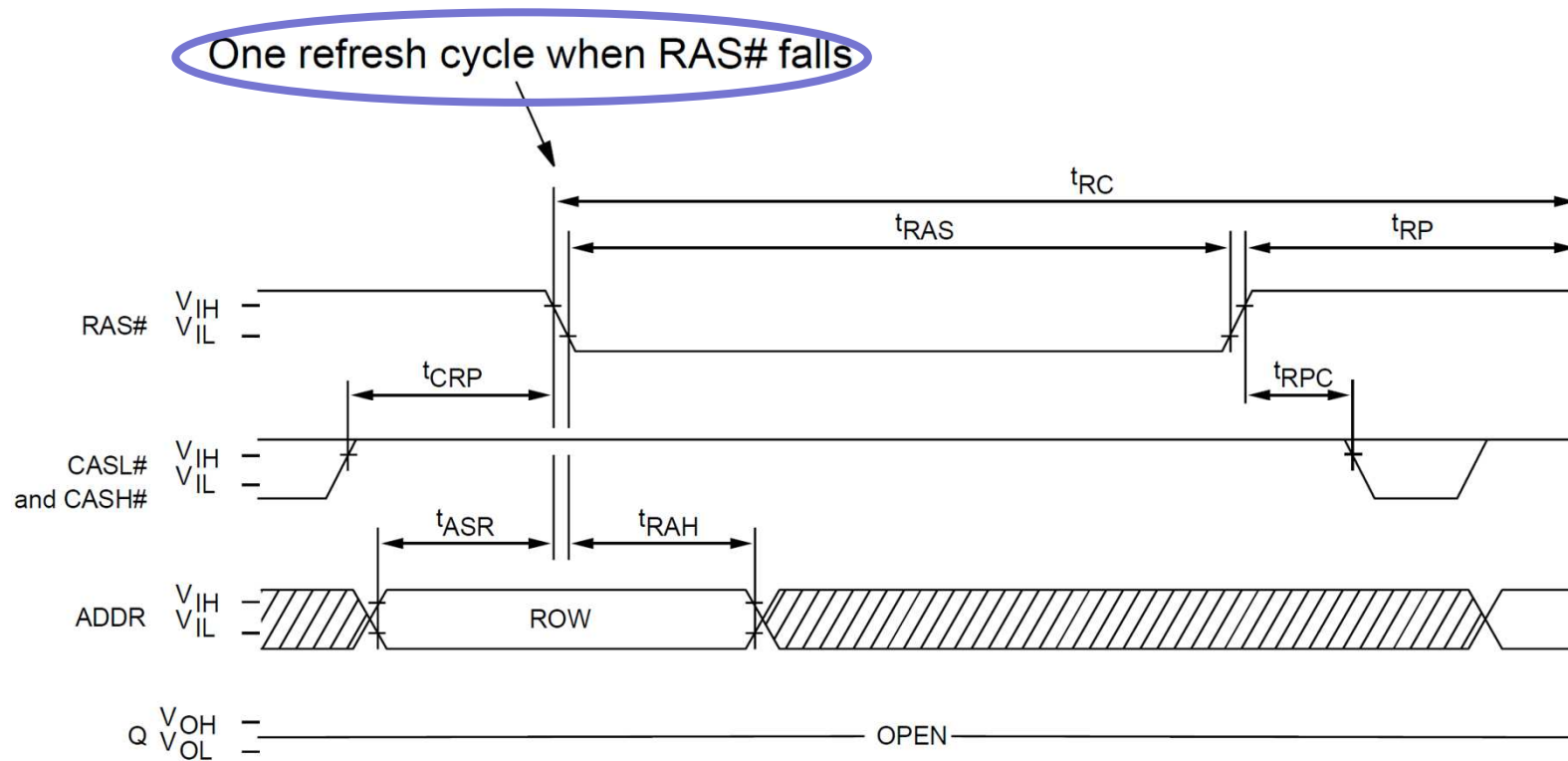
- Cykl zapisu do pamięci dynamicznej tryb EDO



Źródło: IBM Applications Note Understanding DRAM Operation, 96

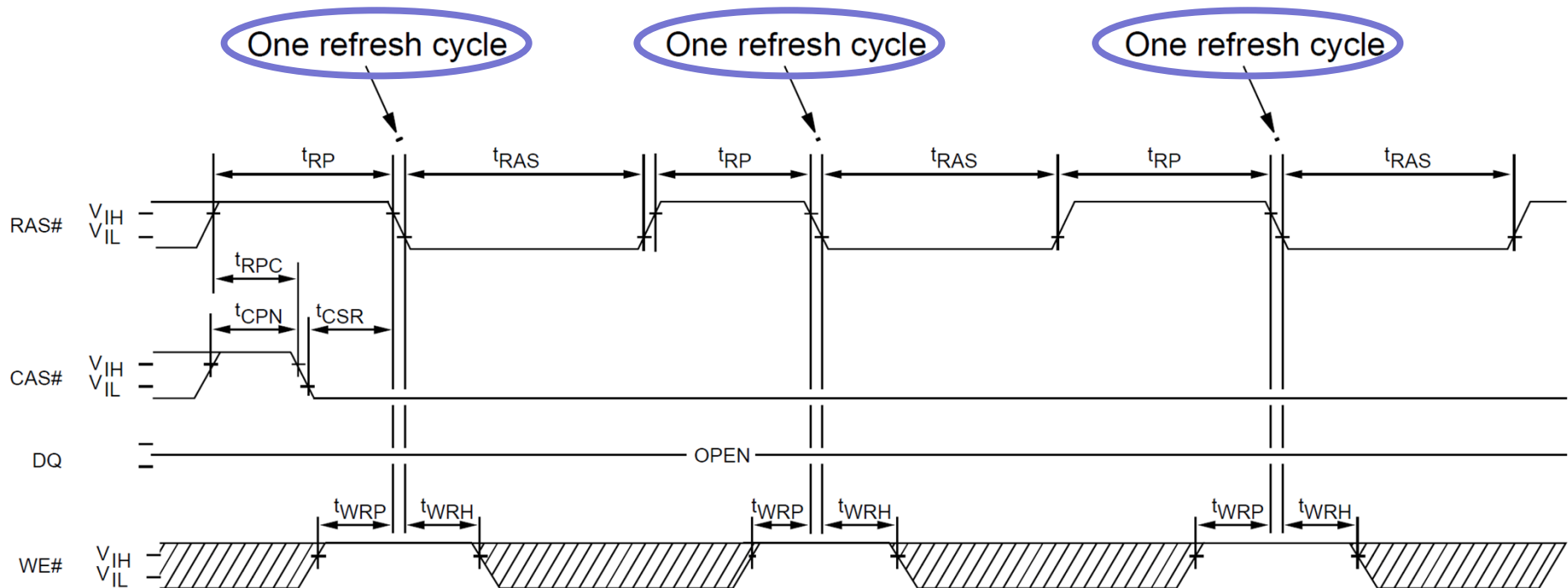
SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Odświeżanie pamięci dynamiczne
 - Tryb wierszowy (ang. RAS only)
 - 1) na magistrali adresowej podaje się adres wiersza od odświeżenia i sygnał /RAS
 - 2) moduł pamięci identyfikuje to jako rozkaz rozpoczęcia odświeżenia



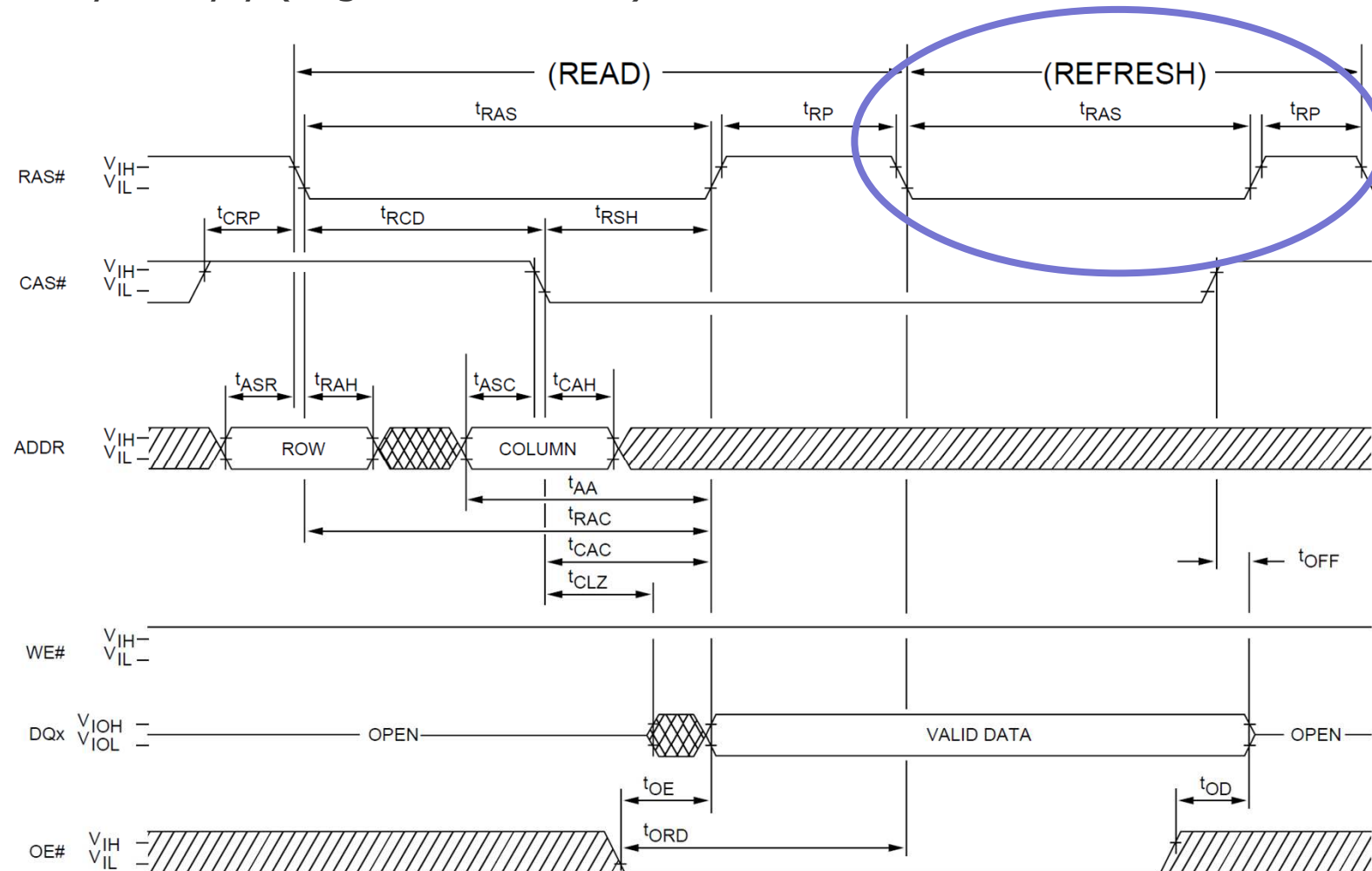
SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Odświeżanie pamięci dynamiczne
 - Tryb statyczny (ang. CAS before RAS)
 - sekwencja /CAS 1->0 a po niej /RAS 1->0 uruchamia automatyczne odświeżenia wiersza, zgodnie z wewnętrznym licznikiem modułu pamięci



SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Odświeżanie pamięci dynamicznej
 - Tryb ukryty (ang. Hidden mode)



SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Odkrywanie parametrów modułów pamięciowych
 - Specjalna pamięć zainstalowana w modułach ujawnia ich konfigurację
 - Pamięć EEPROM podłączona za pomocą magistrali I2C

CPU-Z window showing the SPD (Serial Presence Detect) tab. The Memory Slot Selection section shows Slot #1 with a DDR4 module of 8 GBytes. The module is manufactured by Wilk Elektronik (DRAM by Samsung) with part number GR2666S464L19S/8G. The Timings Table below shows JEDEC #11 through #14 parameters.

	JEDEC #11	JEDEC #12	JEDEC #13	JEDEC #14
Frequency	1333 MHz	1333 MHz	1333 MHz	1333 MHz
CAS# Latency	20.0	21.0	22.0	23.0
RAS# to CAS#	19	19	19	19
RAS# Precharge	19	19	19	19
tRAS	43	43	43	43
tRC	61	61	61	61
Command Rate				
Voltage	1.20 V	1.20 V	1.20 V	1.20 V

CPU-Z window showing the Memory tab. The General section shows DDR4 memory, 16 GBytes size, Dual channel, and an uncore frequency of 498.9 MHz. The Timings section shows a DRAM frequency of 1197.4 MHz and various latency and cycle time parameters.

Parameter	Value
DRAM Frequency	1197.4 MHz
FSB:DRAM	1:18
CAS# Latency (CL)	17.0 clocks
RAS# to CAS# Delay (tRCD)	17 clocks
RAS# Precharge (tRP)	17 clocks
Cycle Time (tRAS)	39 clocks
Row Refresh Cycle Time (tRFC)	420 clocks
Command Rate (CR)	2T
DRAM Idle Timer	
Total CAS# (tRDRAM)	
Row To Column (tRCD)	

SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Budowa przykładowego modułu pamięci (SODIMM)

- Przykład M471A5244CB0 (4GB, org. 512Mx64)

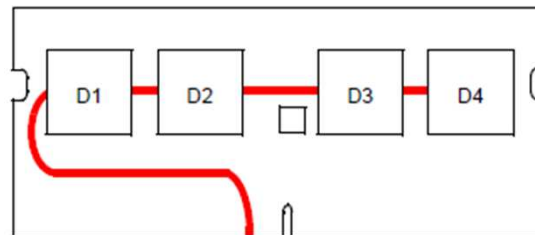
- Układy pamięciowe w org. 512Mx16 (78 FBGA)

- DDR4-1600 (**11-11-11**)

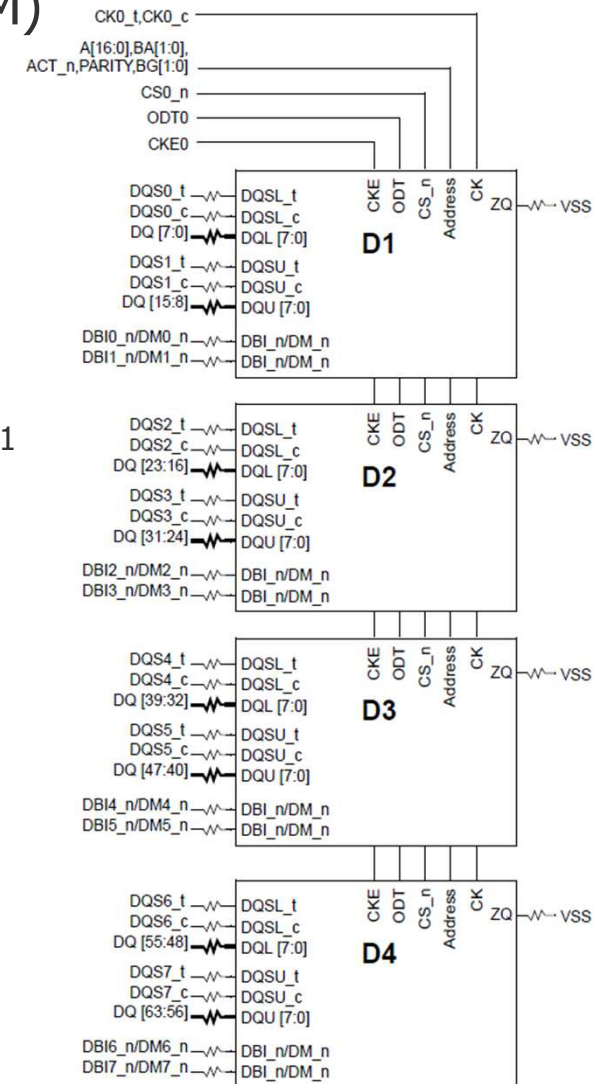
tCK(min) 1.25ns, CAS Latency **11**ns, tRCD(min) 13.75ns, tRP(min) 13.75ns
tRAS(min) 35ns, tRC(min) 48.75ns

- Wyprowadzenia (ważniejsze)

- linie adresowe (multipleksacja): A0–A16, wybór banku: BA0, BA1
 - wybór grupy banków: BG0, BG1, Zegarowe: CKE0, CKE1
 - sterowania: /RAS_n, /CAS_n, WE_n, CS0_n, CS1_n, PAR
 - magistrala danych: DQ0–DQ63, ECC: CB0–CB7
 - pamięć konfiguracyjna (tzw. Serial Presence Detect): SCL, SDA, SA0~SA2 (wybór adresu)
 - stanu i sterowania dodatkowego: RESET_n, ALERT_n,
 - alertów termicznych: EVENT_n
 - ...



Address, Command and Control lines



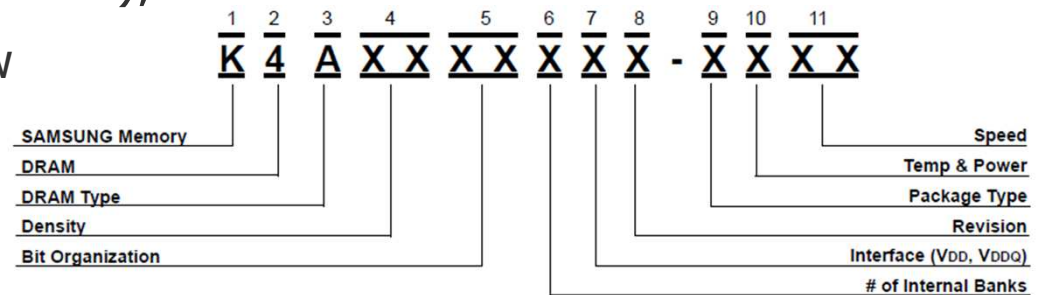
SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Budowa modułu pamięci (SODIMM), cd.

- Kodowanie oznaczeń układów

dla np.: K4A8G165WB-xxxx

- (K4A) Samsung DDR4
- (8G) 8Gb
- (16) x16
- (5) 16banków
- (W) 1,2V 1,2V
- (B) 3rd Gen
- ...



1. SAMSUNG Memory : K

2. DRAM : 4

3. DRAM Type

A : DDR4 SDRAM (1.2V VDD)

4. Density

4G : 4Gb
8G : 8Gb
AG : 16Gb
BG : 32Gb

5. Bit Organization

04 : x 4
08 : x 8
16 : x16

6. # of Internal Banks

5 : 16 Banks

7. Interface (VDD, VDDQ)

W : POD (1.2V, 1.2V)

8. Revision

M : 1st Gen.
A : 2nd Gen.
B : 3rd Gen.
C : 4th Gen.
D : 5th Gen.
E : 6th Gen.
F : 7th Gen.
G : 8th Gen.

9. Package Type

B : FBGA (Halogen-free & Lead-free, Flip Chip)
M : FBGA (Halogen-free & Lead-free, DDP)
2 : FBGA (Halogen-free & Lead-free, 2H TSV)
4 : FBGA (Halogen-free & Lead-free, 4H TSV)

10. Temp & Power

C : Commercial Temp.(0°C ~ 85°C) & Normal Power
I : Industrial Temp.(-40°C ~ 95°C) & Normal Power

11. Speed

PB : DDR4-2133 (1066MHz @ CL=15, tRCD=15, tRP=15)
RC : DDR4-2400 (1200MHz @ CL=17, tRCD=17, tRP=17)
TD : DDR4-2666 (1333MHz @ CL=19, tRCD=19, tRP=19)
RB : DDR4-2133 (1066MHz @ CL=17, tRCD=15, tRP=15)
TC : DDR4-2400 (1200MHz @ CL=19, tRCD=17, tRP=17)
WD : DDR4-2666 (1333MHz @ CL=22, tRCD=19, tRP=19)

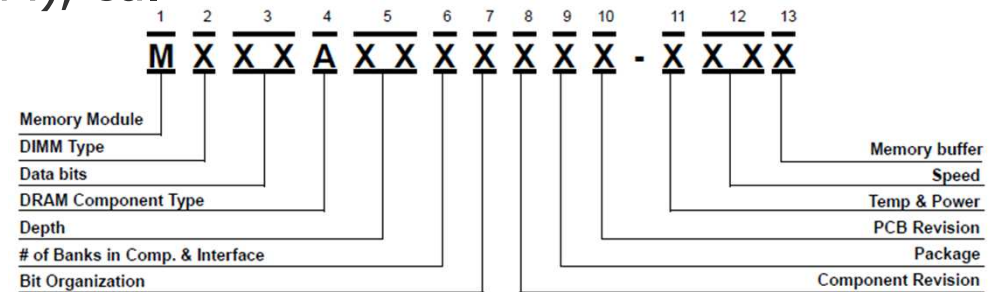
SYKO Tryby pracy i odświeżanie pamięci dynamicznych

- Budowa modułu pamięci (SODIMM), cd.

- Kodowanie oznaczeń modułów

dla np.: M471A5244CB0

- (M4) moduł SODIMM
- (71) 64bity 260pinów
- (A) DDR4 SDRAM
- (52/1) przestrzeń adr. 512M
- (4) 16 banków
- (4) organizacja po 16 bitów
- (C) 4th gen.
- (B) obudowa FBGA
- ...



1. Memory Module : M

2. DIMM Type

- 3 : DIMM
- 4 : SODIMM

3. Data Bits

- 71 : x64 260pin Unbuffered SODIMM
- 74 : x72 260pin ECC Unbuffered SODIMM
- 78 : x64 288pin Unbuffered DIMM
- 86 : x72 288pin Load Reduced DIMM
- 91 : x72 288pin ECC Unbuffered DIMM
- 92 : x72 288pin VLP Registered DIMM
- 93 : x72 288pin Registered DIMM

4. DRAM Component Type

- A : DDR4 SDRAM (1.2V VDD)

5. Depth

- 56 : 256M AG : 16G
- 51 : 512M 1K : 1G (for 8Gb)
- 1G : 1G 2K : 2G (for 8Gb)
- 2G : 2G 4K : 4G (for 8Gb)
- 4G : 4G 8K : 8G (for 8Gb)
- 8G : 8G AK : 16G

6. # of Banks in comp. & Interface

- 4 : 16Banks & POD-1.2V

7. Bit Organization

- 0 : x 4
- 3 : x 8
- 4 : x 16

8. Component Revision

- M : 1st Gen. A : 2nd Gen.
- B : 3rd Gen. C : 4th Gen.
- D : 5th Gen. E : 6th Gen.
- F : 7th Gen. G : 8th Gen.

9. Package

- B : FBGA (Halogen-free & Lead-free, Flip Chip)
- M : FBGA (Halogen-free & Lead-free, DDP)
- 2 : FBGA (Halogen-free & Lead-free, 2H TSV)
- 4 : FBGA (Halogen-free & Lead-free, 4H TSV)

10. PCB Revision

- 0 : None 1 : 1st Rev.
- 2 : 2nd Rev. 3 : 3rd Rev.
- 4 : 4th Rev.

11. Temp & Power

- C : Commercial Temp.(0°C ~ 85°C) & Normal Power

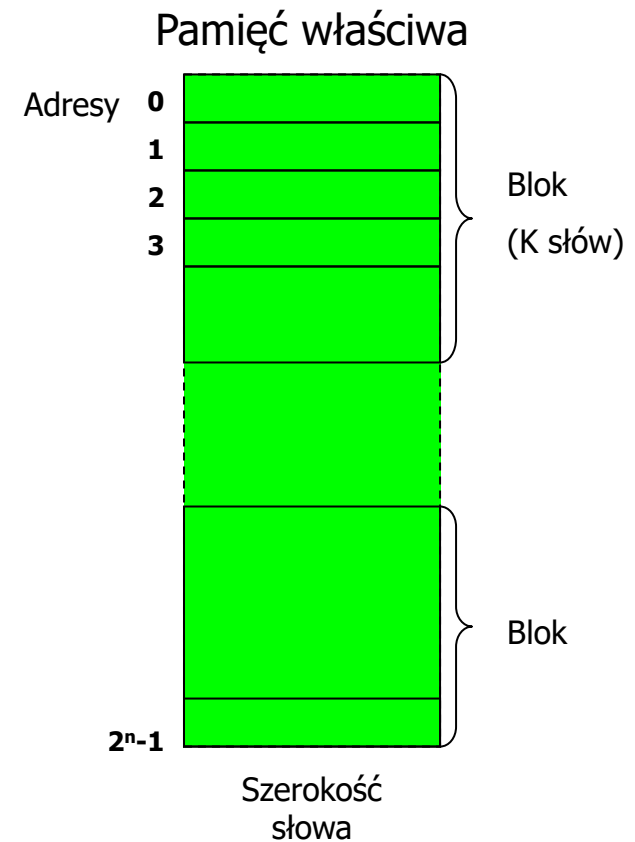
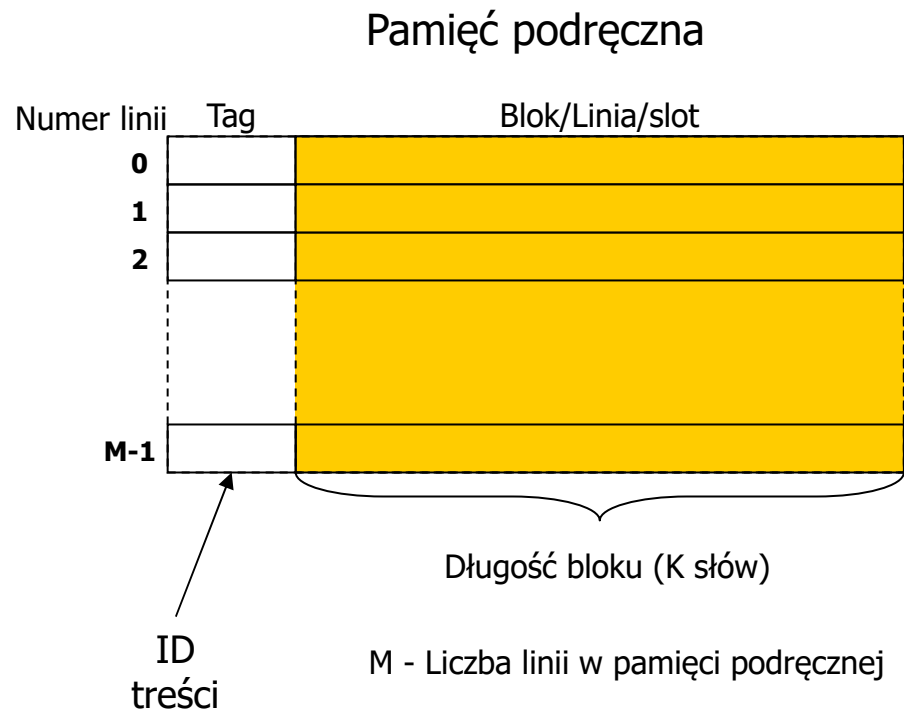
12. Speed

- PB : DDR4-2133 (1066MHz @ CL=15, tRCD=15, tRP=15)
- RC : DDR4-2400 (1200MHz @ CL=17, tRCD=17, tRP=17)
- TD : DDR4-2666 (1333MHz @ CL=19, tRCD=19, tRP=19)
- RB : DDR4-2133 (1066MHz @ CL=17, tRCD=15, tRP=15)
- TC : DDR4-2400 (1200MHz @ CL=19, tRCD=17, tRP=17)
- WD : DDR4-2666 (1333MHz @ CL=22, tRCD=19, tRP=19)

Budowa pamięci podręcznych

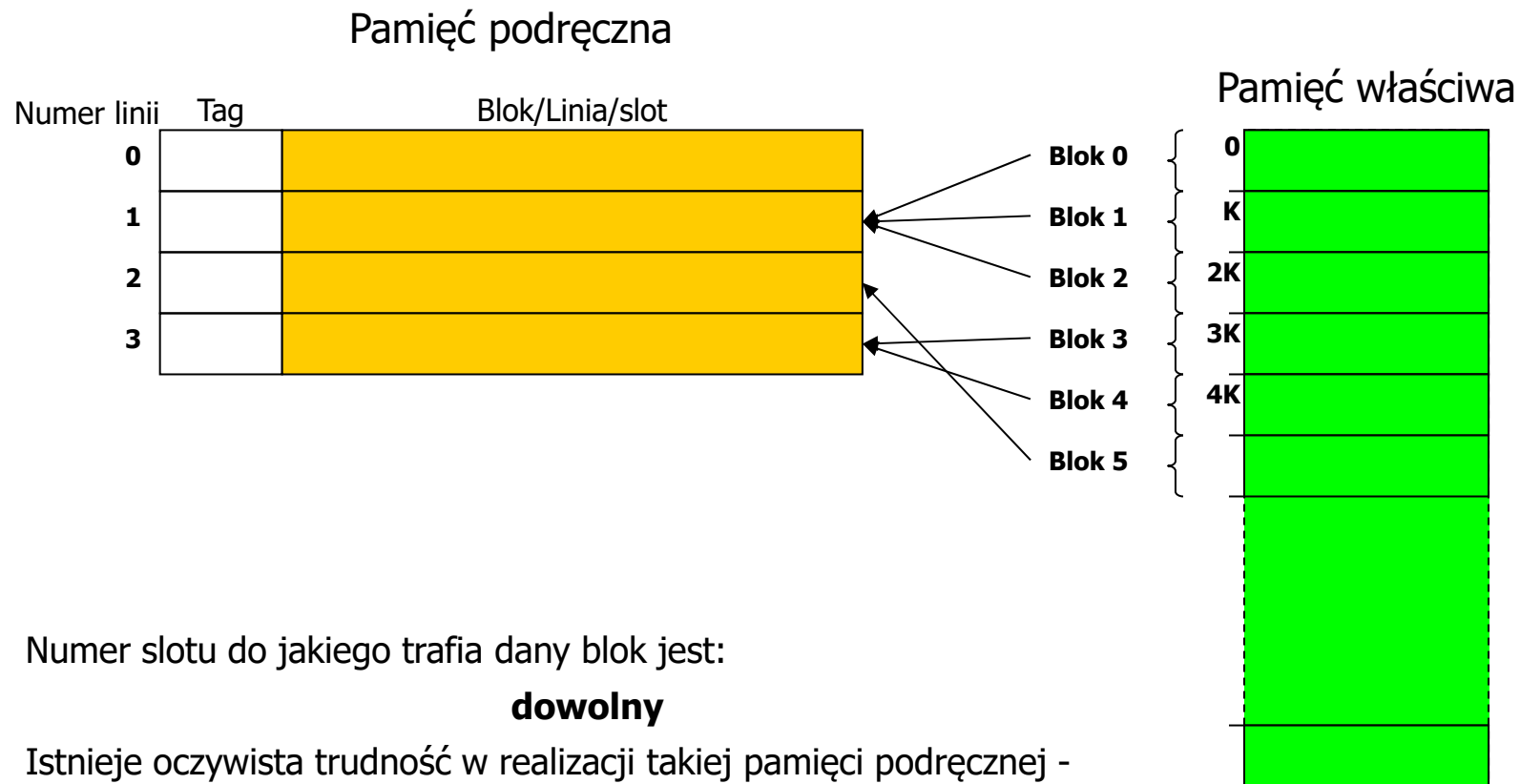
SYKO Pamięci podręczne

- Budowa typowych pamięci podręcznych



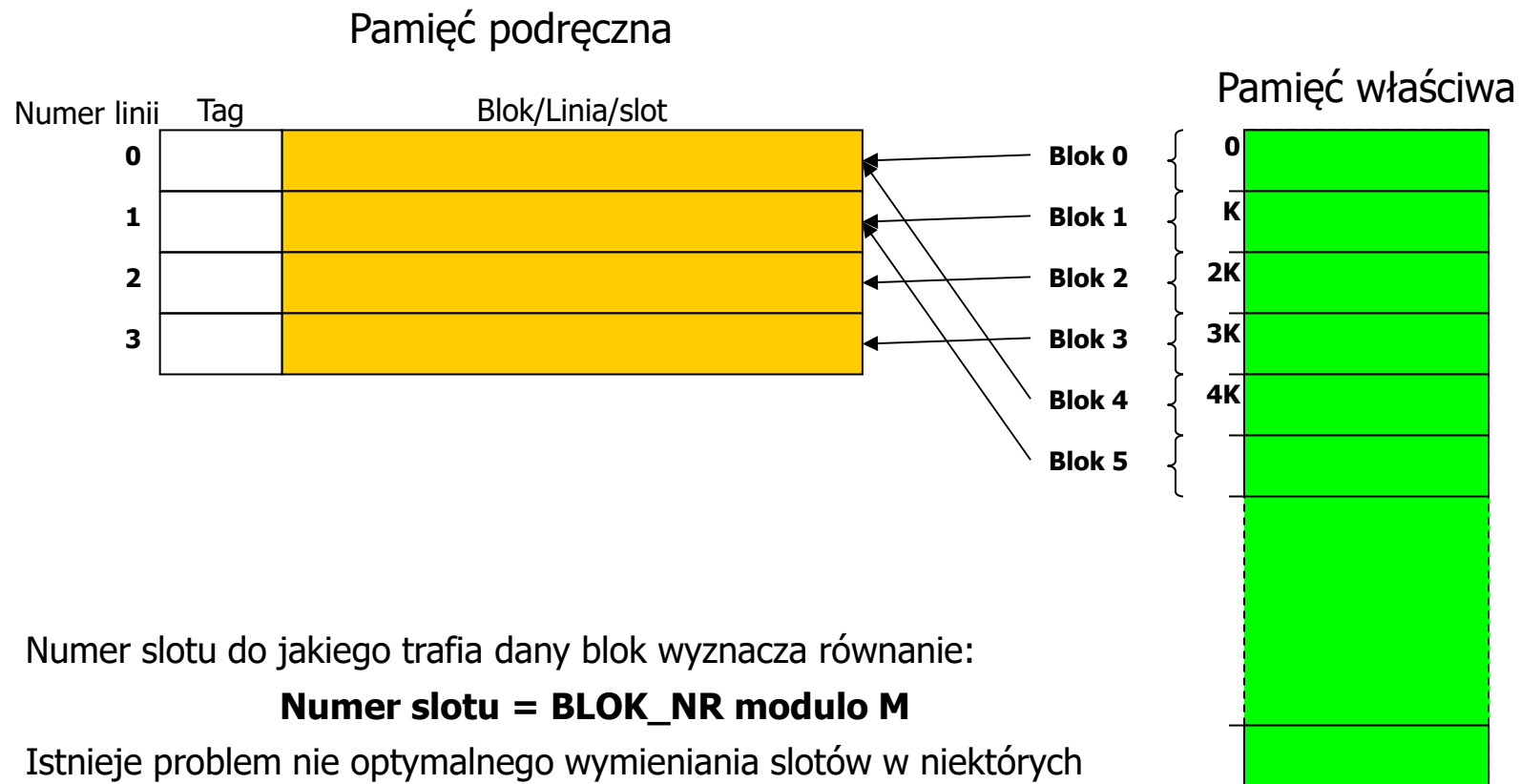
SYKO Pamięci podręczne

- Funkcje mapujące
 - Asocjacyjne (ang. assotiative)



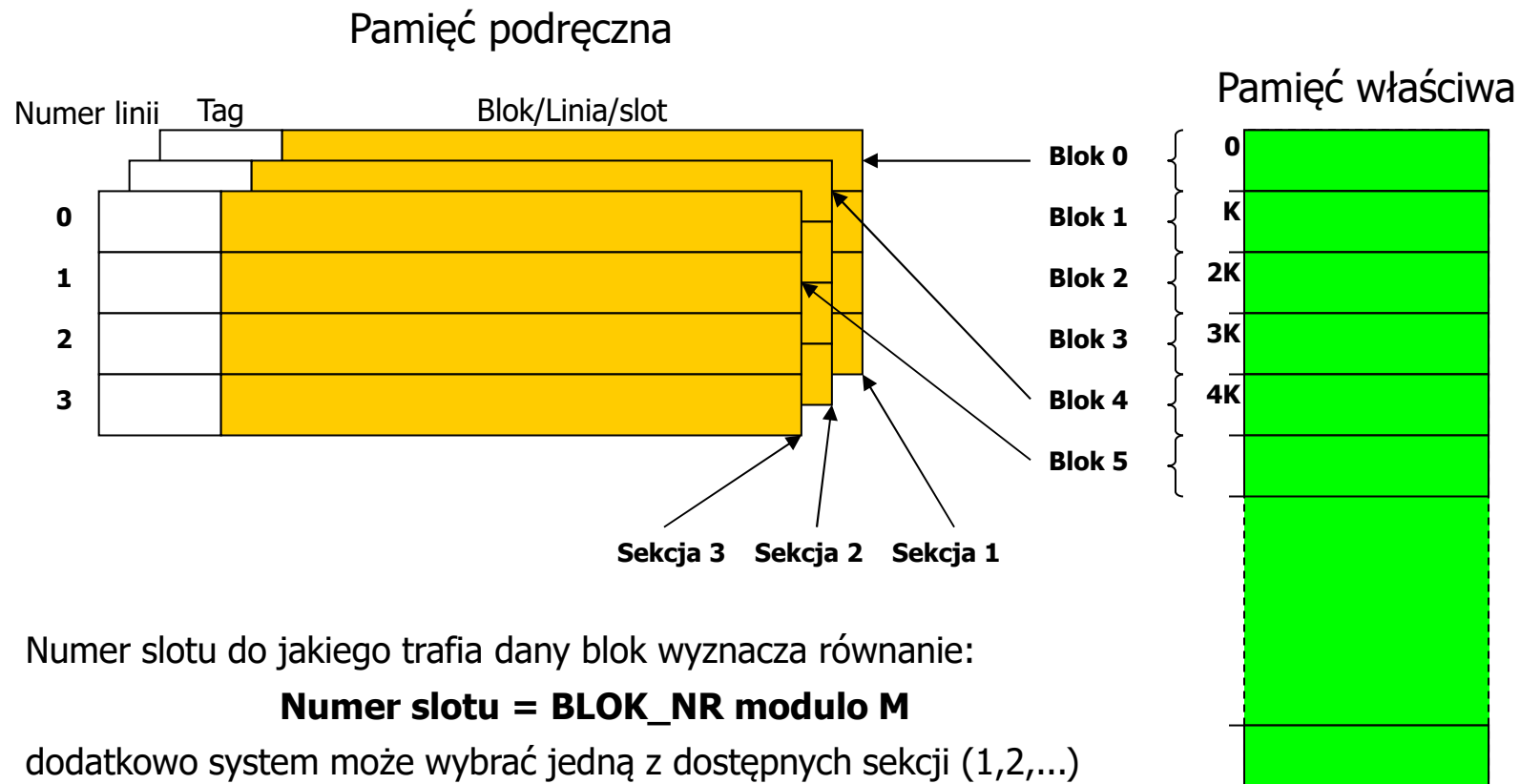
SYKO Pamięci podręczne

- Funkcje mapujące
 - Bezpośrednie (direct)



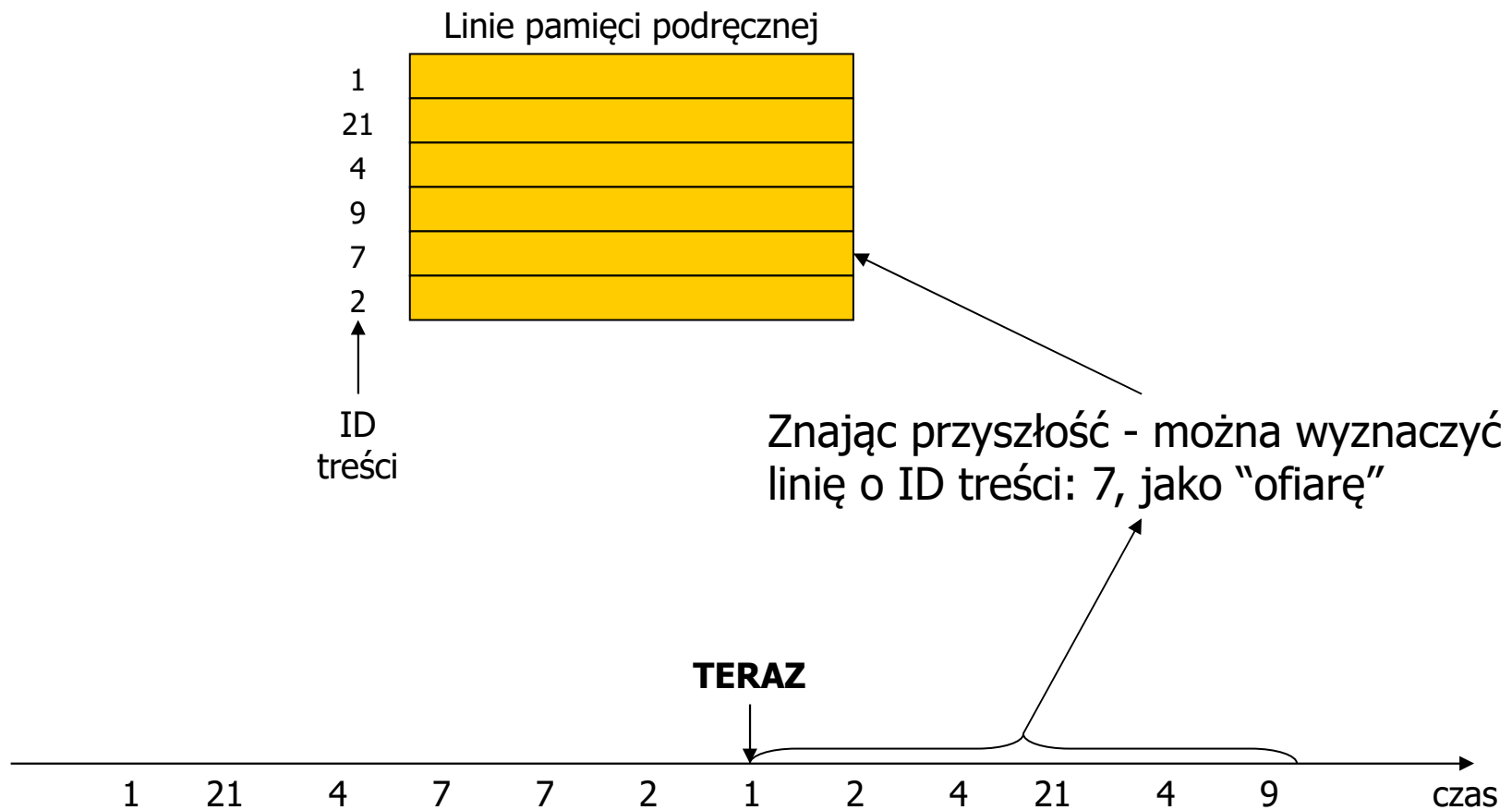
SYKO Pamięci podręczne

- Funkcje mapujące
 - Asocjacyjne zbiory (set assotiative, znane jako: n-way)



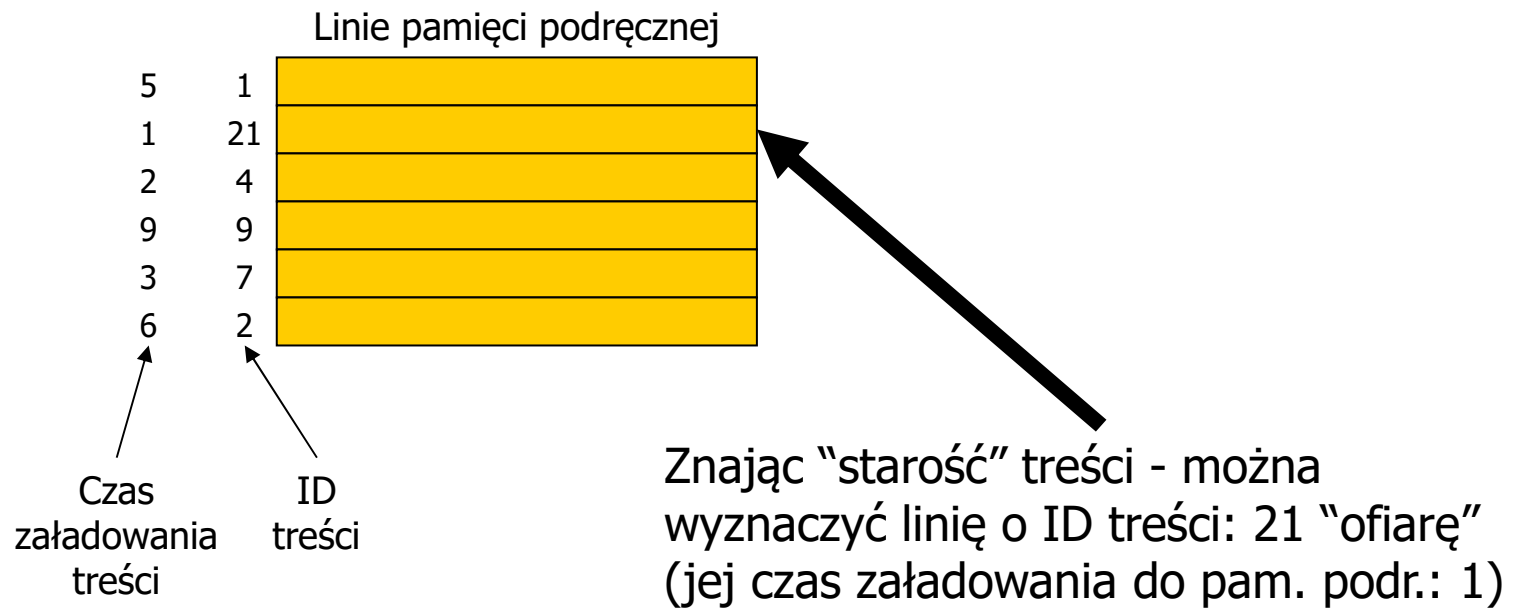
SYKO Pamięci podręcznej

- Algorytmy wyboru linii do usunięcia z pamięci podręcznej
 - The Optimal Algorithm (Belady's optimal algorithm)
 - usuwanie linii która przez najdłuższy czas w przyszłości będzie nie potrzebna
 - rozwiązanie wyłącznie teoretyczne



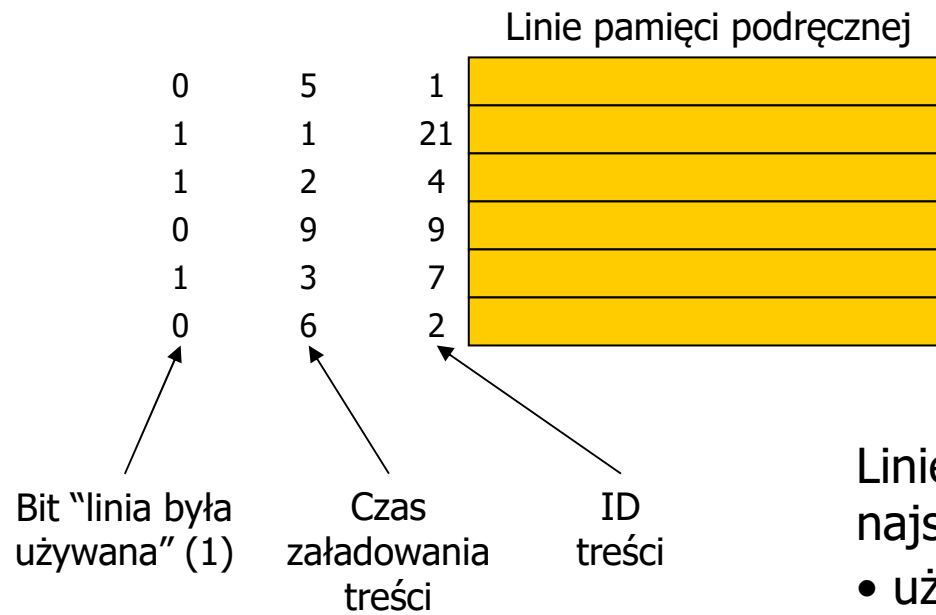
SYKO Pamięci podręcznej

- Algorytmy wyboru linii do usunięcia z pamięci podręcznej
 - First-In-First-Out - FIFO
 - usuwanie linii najdawniej załadowanych



SYKO Pamięci podręcznej

- Algorytmy wyboru linii do usunięcia z pamięci podręcznej
 - Second chance FIFO - "druga szansa dla najstarszych"
 - usuwanie linii najdawniej załadowanych i nieużywanych



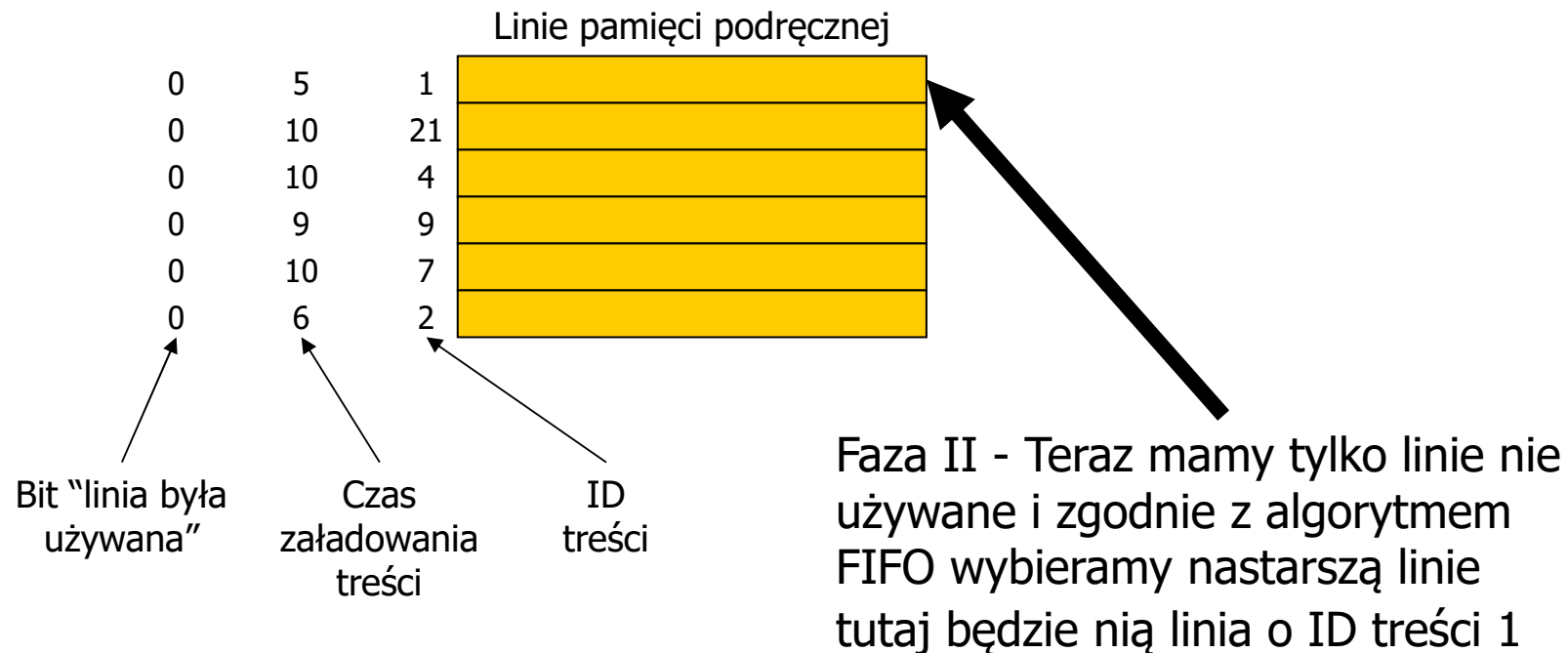
Linie dzielą się (wypisane od najstarszych):

- używane: 1,2,3
- nie używane: 5,6,9

Faza I - Algorytm liniom używanym zmienia "czas załadowania" na czas aktualny a ich bit użycia na 0

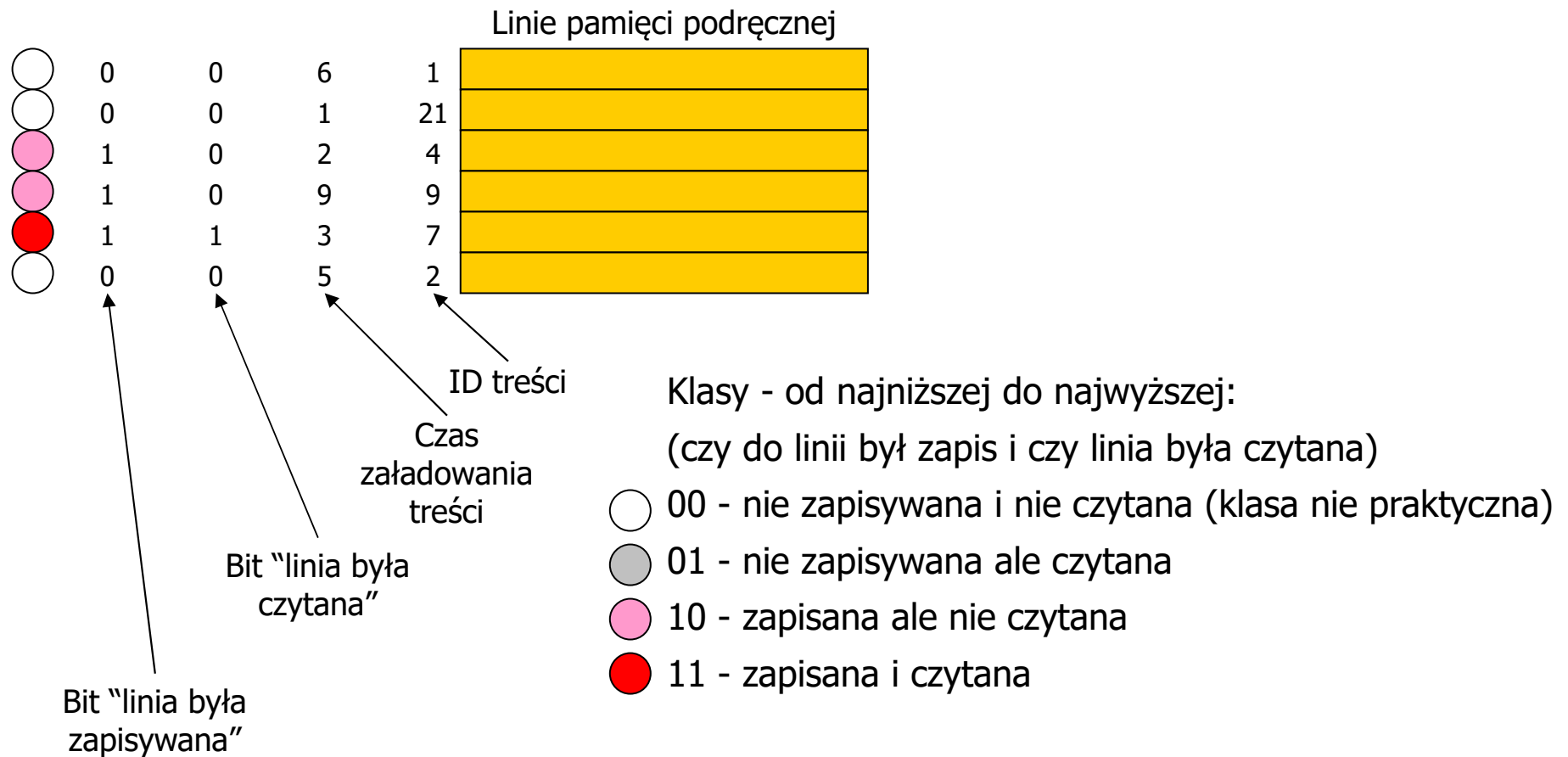
SYKO Pamięci podręcznej

- Algorytmy wyboru linii do usunięcia z pamięci podręcznej
 - Second chance FIFO - "druga szansa dla najstarszych", cd.
 - usuwanie linii najdawniej załadowanych i nieużywanych



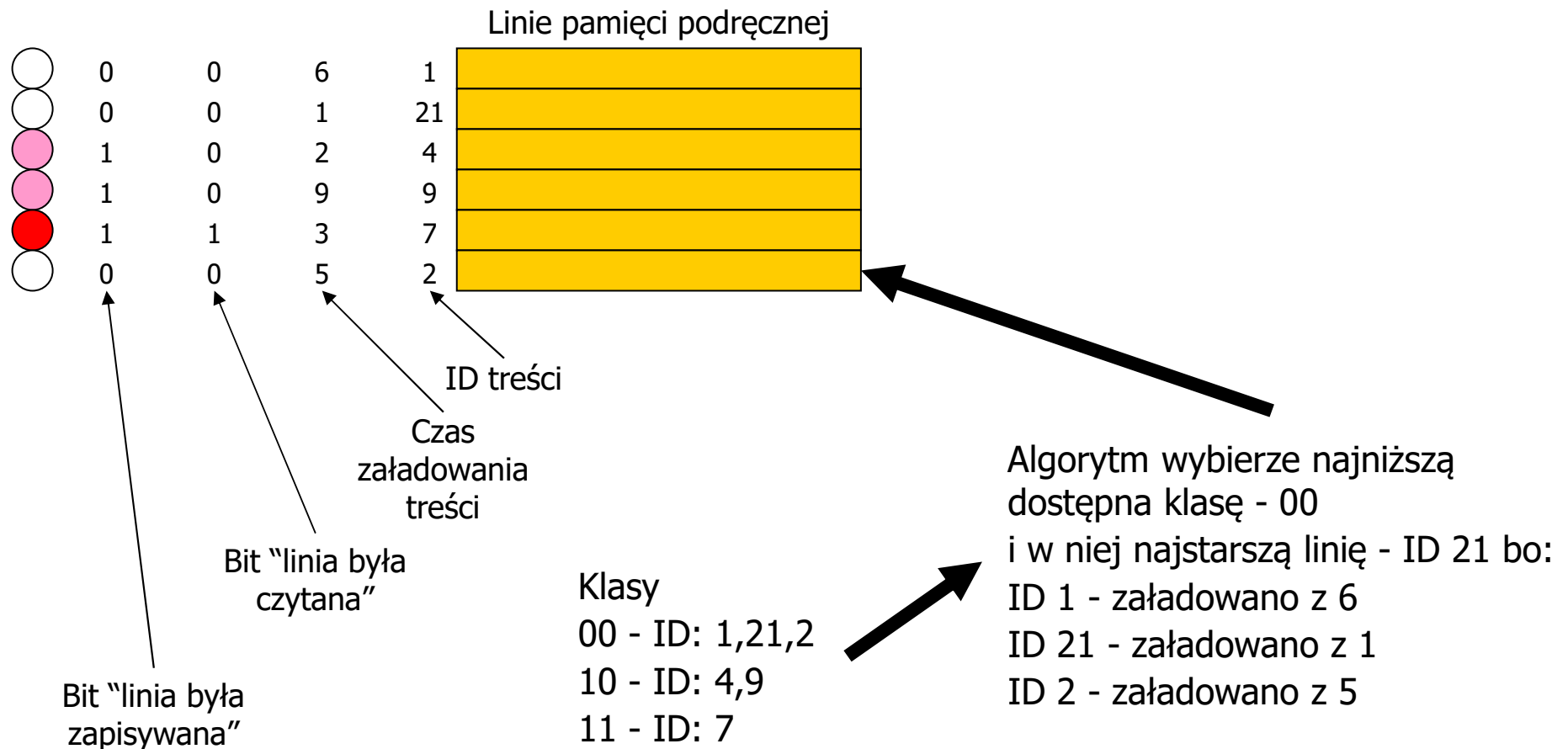
SYKO Pamięci podręcznej

- Algorytmy wyboru linii do usunięcia z pamięci podręcznej
 - Enhance second chance FIFO
 - usuwanie linii najdawniej załadowanych z najniższej dostępnej klasy



SYKO Pamięci podręcznej

- Algorytmy wyboru linii do usunięcia z pamięci podręcznej
 - Enhance second chance FIFO, cd
 - usuwanie linii najdawniej załadowanych z najniższej dostępnej klasy



Detekcja i korekcja błędów w pamięciach

SYKO Detekcja i korekcja błędów w pamięciach

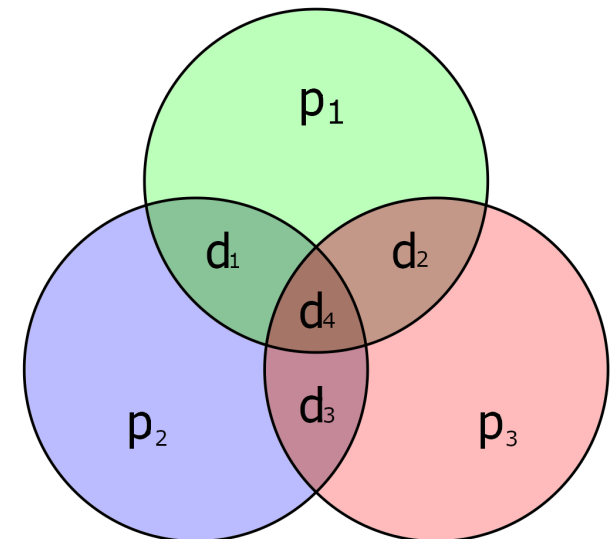
- Skąd biorą się błędy w pamięciach
 - Zakładamy że treść zapisana została poprawnie – pomijamy znaczenie zapisanej treści i ewentualne błędy tej warstwy
 - Źródłami błędów są
 - Problemy podczas transferu do i z pamięci
 - Problemy z utrzymaniem poprawnej treści
 - błędy trwałe
 - uszkodzenie określonych komórek pamięciowych
 - uszkodzenie wewnętrznych połączeń
 - błędy pojawiające się przypadkowo
 - spowodowane niestabilnością napięcia zasilania – tzw. „piki prądowe” (zła filtracja napięć, złe prowadzenie magistral, ...)
 - zakłócenia EMC (ang. Electro Magnetic Compatibility)
 - zakłócenia kosmiczne
 - zużycie się pamięci
 - brak zdolności do poprawnej pracy związany ze starzeniem się elementów (pamięci FLASH ROM, dyski wykorzystujące talerze magnetyczne, pamięci optyczne)

SYKO Detekcja i korekcja błędów w pamięciach

- Jak wykrywać i korygować błędy w pamięciach
 - Testować w procesie produkcji
 - usuwanie błędów trwałych
 - Kody zabezpieczające
 - Teoria: odległość Hamminga D_H
 - Określa jak daleko są od siebie poszczególne informacje
 - Np.: mając liczby 1, 5, 7, 11 – liczba D_H wyznacza najmniejszą odległość (tu różnica) między dwoma dowolnymi liczbami - tu najbliższej siebie są 5 i 7 i odległość wynosi 2
 - Sumy kontrolne
 - Umożliwiają detekcję błędów na poziomie nie mniej niż D_H
 - $D_H = 2$ wystarcza do wykrycia przekłamania 1 bitu
 - dla podanego wyżej ciągu liczb pojawienie się wartości 2,3,4,6,8,9,10 są uznane za wartości błędne – ale nie metody jaka wartość powinna być
 - Realizacja to dodanie do pewnej niewielkiej porcji informacji (np. 8bitów) tzw. bitów parzystości (lub nieparzystości)

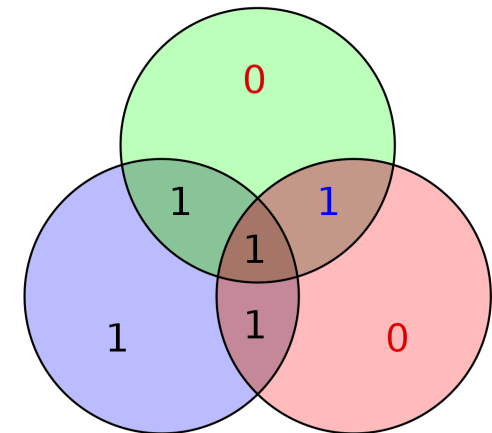
SYKO Detekcja i korekcja błędów w pamięciach

- Jak wykrywać i korygować błędy w pamięciach, cd.
 - Kody zabezpieczające, cd.
 - Zabezpieczenia korygujące
 - Umożliwiają detekcję błędów na poziomie nie mniej niż $(D_H-1)/2$
 - $D_H > 2$ aby skorygować choć jeden błąd
 - im D_H większe tym zdolność korekcyjna większa – koszt to pojemność tak zabezpieczonej pamięci efektywna będzie mniejsza
 - Zabezpieczanie z wykorzystaniem kodu Hamminga (7,4)
 - 4 bity danych użytkowych przechowujemy w 7 bitach
 - 3 dodatkowe bity błędów wyznaczone są przez obliczenie parzystości z odpowiednich bitów danych
 - $P_1 = f(d_1, d_2, d_4)$, $P_2 = f(d_1, d_4, d_3)$, $P_3 = f(d_3, d_4, d_2)$



SYKO Detekcja i korekcja błędów w pamięciach

- Jak wykrywać i korygować błędy w pamięciach, cd.
 - Zabezpieczanie z wykorzystaniem kodu Hamminga (np.: 7,4), cd.
 - Przykłady korygowania
 - odczytano ciąg:
 - $(D1,D2,D3,D4,P1,P2,P3)=1,1,1,1,0,1,0$
 - Na bazie D liczymy oczekiwane parzystości
 - $P1=f(D1,D2,D4)=1$, $P2=f(D1,D3,D4)=1$, $P3=f(D2,D3,D4)=1$
 - Różnice są dla P1 i P3 – obejmują one część będącą bitem D2 i z tego powodu bit ten powinien być równy 0



- W pamięciach DDR
 - Do 64 bitów danych dodawane jest 8bitów wyliczanych kodem Hamminga
- W pamięciach FLASH ROM
 - Wykonania typu SLC stosują ECC (Error Correction Code) kod Hamminga
 - Wykonania typu MLC stosują kody blokowe
 - BCH (Bose–Chaudhuri–Hocquenghem)
 - Reed–Solomon

Dziękuję za uwagę